СОВРЕМЕННЫЕ
СИСТЕМЫ СБОРА ДАННЫХ

Преобразователь напряжения измерительный

E-502

Руководство пользователя

(предварительные данные)

Ревизия документа: 1.0.0
Сентябрь 2014

ООО "Л КАРД"

117105, г. Москва, Варшавское ш., д. 5, корп. 4, стр. 2

тел.: (495) 785-95-25 факс: (495) 785-95-14

Адреса в Интернет:

http://www.lcard.ru

E-Mail:

Отдел продаж: sale@lcard.ru

Техническая поддержка: support@lcard.ru

Отдел кадров: job@lcard.ru

Общие вопросы: lcard@lcard.ru

Отдел производства: pro@lcard.ru

Представители L-Card:

Украина:	**ХОЛИТ Дэйта Системс**	http://www.holit.ua, (044) 241-6754
Казахстан	**ТОО “КИП “Луч”**	http://www.kipluch.kz/ , 8 (72251) 2-35-14
С.-Петербург:	**Автэкс-СПБ** **Ниеншанц-Автоматика**	http://www.autex.spb.ru (812) 567-7202 ipc@nnz.ru (812) 567-72-02
Новосибирск:	**Сектор-Т**	http://www.sector-t.ru, (383-2) 396-592
Казань:	**ООО Шатл**	shuttle@kai.ru, (8432) 38-1600
Екатеринбург, России и СНГ:	**Авеон**	aveon@aveon.ru +7(343) 381-75-75
Пенза:	**ООО “Ньютон”**	http://www.nwtn.ru/industry +7(8412) 205206

Модуль **E-502**© Copyright 2014, ООО “Л Кард”. Все права защищены.

История ревизий настоящего документа

Дата	**Ревизия документа**	**Содержание изменения**
09.2014	1.0.0	Предварительные данные

При чтении данного документа в электронном виде для облегчения навигации пользуйтесь электронным деревом оглавления (например, программы Acrobat Reader), а также гиперссылками внутри документа.

Глава 1. Общее знакомство.

L-Card представляет систему сбора данных **E-502** на основе интерфейсов USB и Ethernet. **E-502 –** эта система собственной разработки ООО “Л Кард”, она изготовлена на базе высокотехнологичного производства компании, обеспечивается собственная техподдержка и сопровождение.

E-502 обладает преемственностью архитектуры с L-502: переработке подвергнут только интерфейс с ПК с сохранением идентичного функционала с L-502, за исключением небольших функциональных отличий, которые будут рассмотрены в этом руководстве. Программное обеспечение E-502 и L-502 также обладает преемственностью (общие библиотечные функции верхнего программного уровня ПК, идентичное ПО на уровне Blackfin).

Важнейшие характеристики E-502:

- АЦП: 16 бит, частота преобразования до 2 МГц, с коммутацией до 16-ти дифференциальных каналов или 32-х каналов с общей землёй. Поддиапазоны: ±10 В, ±5 В, ±2 В, ±1 В, ±0,5 В, ±0,2 В.
- В модификации E-502-…-…-D присутствует инструментальный ЦАП: 16 бит, 2 канала, выход ±5 В, асинхронный или синхронный режим с частотой преобразования до 1 МГц по каждому каналу.
- Цифровой ввод: до 17-ти цифровых входов общего назначения, асинхронный или синхронный режим сбора данных с частотой до 2 млн. слов в секунду.
- Цифровой вывод: до 16-ти цифровых выходов общего назначения, с раздельным управлением разрешением выхода старшего и младшего байта, асинхронный или синхронный режим вывода данных с частотой до 1 млн. слов в секунду.
- Процессор (в модификации E-502-P-…) Blackfin 530 МГц, ОЗУ 32 МБ, разъём JTAG позволяет задействовать готовые “продвинутые” функции обработки сигнала и управления внутри **E-502** или самостоятельно заняться низкоуровневым программированием этих функций.
- Гальваническая развязка обеспечивает изоляцию цифровых и аналоговых сигнальных входов-выходов относительно всех цепей компьютера.

Система может состоять из одного и более модулей **E-502**, засинхронизированных друг от друга, от внутреннего или внешнего источника синхронизации.

Система обозначений **E-502** приведена на рис. 1-1.

Рис. 1-1. Система обозначений модификаций модуля E-502

1.1. Информация для заказа

Доступные модификации E-502 для заказа:

E-502-P-EU-D

E-502-X-U-D

E-502-X-U-X

При выборе модификации модуля E-502 для заказа следует учесть, что при обращении в отдел продаж L-Card **ранее купленный модуль E-502 не может быть доработан до другой модификации.**

Другие модификации, а также индустриальный вариант исполнения – по запросу в отделе продаж L-Card (sale@lcard.ru).

1.1.1. Комплект заказа

Кроме модуля E-502, в комплект поставки входят следующие аксессуары, в зависимости от модификации:

Аксессуар	**Количество в модификации**			**Примечание**
	E-502-P-EU-D	**E-502-X-U-D**	**E-502-X-U**	
Разъём DB-37F	1 шт.	1 шт.	1 шт.	Кабельная розетка
Разъём DB-37M	1 шт.	1 шт.	1 шт.	Кабельная вилка
Кожух DP-37C	2 шт.	2 шт.	2 шт.	
Разъём DJK-10A прямой	2 шт.	2 шт.	2 шт.	Для подключения низковольтного питания
Кабель Ethernet Pathcord 5e, L=1,5 м	1 шт.	–	–	
Кабель USB, тип A-B, L=1,8 м	1 шт.	1 шт.	1 шт.	
Блок питания сетевой адаптер ~220V/=12V, 0.5A, нестабилизированный	1 шт.	1 шт.	1 шт.	Линейный трансформаторный блок питания для питания от сети ~220 В, 50 Гц
Джампер	2 шт.	2 шт.	2 шт.	Для всех модификаций E-502 джампера конфигурации разрешения цифровых выходов прилагаются. Остальные джампера предустановлены внутри E-502 “по умолчанию”, п. 2.1, стр. 8

1.2. Внешний вид и основные элементы конструкции

Рис. 1-2. Вид спереди (на переднюю панель)

Рис. 1-3. Вид сзади (на заднюю панель)

Глава 2. Инсталляция и настройка.

2.1. Конфигурация E-502 “по умолчанию”.

E-502 поставляется со следующими предустановками “по умолчанию”

Конфигурация	**E-502-P-EU-D**	**E-502-X-U-D**	**E-502-X-U-X**
Разрешение цифровых выходов DO	Программное управление	Программное управление	Программное управление
DAC1 / +15V / AGND / NC	DAC1	DAC1	AGND
DAC2 / -15V / GNDD / NC	DAC2	DAC2	GNDD

2.2. Элементы внутренней конструкции и конфигурация E-502.

Рис. 2-1. Внутренняя конфигурация

2.2.1. Конфигурация выходов ЦАП разъёма Analog (DAC1/+15V/AGND/NC и DAC2/-15V/DGND/NC)

Если Ваша модификация E-502 (рис. 1-1) содержит ЦАП, то “по умолчанию” внутри E-502 выход ЦАП должен быть подключен к контактам 18,19 разъёма Analog.

При необходимости, Вы можете самостоятельно изменить конфигурацию этих выходов, согласно рис. 2-1.

Описание разъёма Analog приведено в п.4.2.1, стр. 24.

2.2.2. Конфигурация разрешения активного состояния цифровых выходов DO1…DO16.

“По умолчанию” активация цифровых выходов происходит программно, и, как показала практика, это устраивает пользователей в подавляющем большинстве случаев. Но, при необходимости, цифровые выходы могут активироваться при включении питания (без возможности программного перевода в *третье состояние*) – в этом случае нужно установить один или два дополнительных джампера согласно рис. 2-1.

2.1. Функции светодиодов состояния на передней панели.

2.1.1. Светодиод LED1.

В обычном случае светодиод LED1 на передней панели индицирует состояния сбора данных модуля:

Состояние светодиода LED1	**Описание**
Красное свечение	E-502 включён и находится в режиме ожидания синхронного ввода-вывода.
Зелёное свечение	E-502 находится в режиме синхронного ввода-вывода.
Свечение отсутствует	Питание выключено.

В случае применения более одного модуля E-502, перед пользователем встаёт задача идентификация модуля, с которым в данный момент работает программа. Для “визуального решения” этой задачи предоставляется программная функция управления красным свечением светодиода LED1. Естественно, задачу автоматической идентификации модуля можно решить программно, читая программно доступный серийный номер модуля.

Примечание: поведение светодиода LED1 E-502 идентично поведению светодиода на панели L-502.

2.1.2. Светодиод LED2.

Светодиод LED2 на передней панели индицирует состояние интерфейса USB

Состояние светодиода LED2	**Описание**
Постоянное красное свечение	Есть соединение по USB на скорости Full-Speed (до 12 Мбит/с)
Переменное красное свечение	Передача данных по USB на скорости Full-Speed (до 12 Мбит/с)
Постоянное зелёное свечение	Есть соединение по USB на скорости High-Speed (до 480 Мбит/с)
Переменное зелёное свечение	Передача данных по USB на скорости High-Speed (до 480 Мбит/с)
Желто-оранжевое свечение	Нет соединения по USB (не подключен кабель, не установлены драйвера или операционная система ПК не нашла USB-устройства E-502)
Свечение отсутствует	Питание выключено

2.1.3. Светодиоды Link и Activity (на разъёме LAN) в модификациях E-502-P-EU.

Состояние светодиода Link	**Описание**
Светится желтым	Есть соединение по Ethernet
Не светится	Нет соединения по Ethernet

Состояние светодиода Activity	**Описание**
Светится зелёным	Есть передача данных по Ethernet
Не светится	Нет передачи данных по Ethernet

2.2. Серийный номер. Номер версии E-502. Идентификация модуля в многомодульной конфигурации

Уникальный восьмизначный серийный номер изделия (на этикетке снизу корпуса) служит для идентификации экземпляра модуля на протяжении всего жизненного цикла. Серийный номер E-502 программно доступен.

2.3. Установка ПО

Информация будет приведена в следующих ревизиях настоящего документа.

Глава 3. Устройство и принцип работы E-502.

3.1. Соглашения

3.1.1. Соглашение по нумерации

Во всех изделиях L-Card нумерация всех физических объектов (например, номеров каналов) при описании принципа действия и конструкции всегда производится с единицы!

Данное соглашение совершенно не связано со способом кодирования при программировании, где номера этих физических объектов могут быть кодированы с нуля или иным способом, в контексте соответствующей библиотечной функции или языка программирования.

3.1.2. Допущение по понятию “частота”

В документации на E-502 частота дискретных сигналов (например, сигналов синхронизации) выражается в Герцах, а не в периодах в секунду, как это принято в классическом понимании частоты для несинусоидального процесса.

3.2. Введение (общие сведения).

Все модификации E-502 (рис. 1-1, п. 1.1) выполнены на основе одной и той же многослойной печатной платы. Модификация достигается разными вариантами заводской сборки. Изменение модификаций E-502 после заводской сборки не предусматривается.

Наличие сигнального процессора ADSP-BF523 с ОЗУ (модификация E-502-P-▒-▒) считается обоснованным для тех пользователей, которые хотят получить максимум штатных возможностей по сигнальной обработке “на борту”, а также продвинутым пользователям иметь возможность собственного низкоуровневого программирования процессора, возможно, с применением JTAG-эмулятора.

Все модификации E-502 имеют гальваноразвязку сигнальных цепей (в L-502 гальваноразвязка опциональна).

2-х канальный ЦАП (модификация E-502-▒-▒-D) позволяет воспроизводить выходные аналоговые уровни напряжения или временные функции напряжения.

АЦП 16 бит с частотой преобразования до 2 МГц с 16/32-канальной коммутацией каналов (до 16-дифференциальных, до 32 – с “общей землёй”) с поддиапазонами напряжений ±10 В, ±5 В, ±2 В, ±1 В, ±0,5 В, ±0,2 В имеет идентичный с L-502 аналоговый тракт АЦП с максимальной частотой преобразования АЦП 2 МГц.

Обратите внимание на ограничения до ±1 В рабочего диапазона входного сигнала на входах Y и GND32 (подробности см. в 4.4).

Инструментальный ЦАП 16 бит 2 канала ±5 В даёт возможность синхронного (потокового до 1 МГц на канал) или асинхронного режима на выбранном канале ЦАП, в том числе, и смешанного синхронного-асинхронного режима на разных каналах.

Цифровой ввод, до 17 линий, синхронный режим до 2 МГц или асинхронный. В синхронном режиме поток с цифровых линий является синхронным по отношению к потоку АЦП, но отдельным и независимым от настроек кадра сбора данных АЦП (частота сбора данных по цифровым линиями задаётся отдельно и от настроек кадра АЦП не зависит). Программно включаемые резисторы подтяжки к высокому логическому уровню на цифровых входах.

Цифровой вывод, 16 линий. Возможен как синхронный вывод до 1 МГц, так и асинхронный. При синхронном выводе частота согласована с частотой вывода ЦАП. Выделенное для младшего и старшего байта разрешение выхода повышает гибкость применения цифровых линий, например, возможна конфигурация: 8-разрядная 2-направленная шины данных + до 9 бит данных на ввод + до 8 бит данных на вывод. Это позволяет реализовывать шинные диаграммы управления сложными цифровыми устройствами (п. 4.2.2.2, стр. 31).

Потоки АЦП, ЦАП, цифрового ввода и вывода синхронизированы относительно одной и той же опорной частоты $\mathbf{f_{ref}}$, которая может быть назначена программно: 1,5 МГц или 2 МГц.

Аппаратно в E-502 физическая частота преобразования АЦП и синхронного цифрового ввода всегда равна $\mathbf{f_{ref}}$, а физическая частота обновления данных в каждом канале ЦАП и на цифровом выходе равна $\mathbf{f_{ref}}/2$. Получение всех дробных частот ввода данных $\mathbf{f_{ref}}/n$ и дробных частот вывода $\mathbf{f_{ref}}/2m$ (где m и n-натуральные числа) происходит на аппаратном уровне обработки данных в FPGA и/или в процессоре Blackfin.

E-502 имеет механизм межмодульной синхронизации (п. 3.3.5, стр. 17) для образования единой синхронной системы ввода-вывода.

E-502 имеет 32-битный формат слова данных, в формате которого, кроме собственно данных на ввод или вывод, присутствует также номер физического канала. Эта аппаратная привязка номера физического канала гарантирует от перепутывания номера канала даже в случае, если программа верхнего уровня по каким-то собственным причинам потеряет произвольное количество данных.

Для продвинутых пользователей: режим HOST DMA доступа к внутренней памяти сигнального процессора ADSP-BF523 позволяет применить независимый канал доступа к внутренней памяти Blackfin. Это создаёт огромное удобство – “прозрачность” при низкоуровневом программировании Blackfin – видеть то, что происходит а памяти Blackfin по независимому каналу. В некоторой степени HOST DMA может заменить JTAG (удобство технологии независимого канала доступа в память сигнально процессора была оценена пользователями ещё в изделиях E-440 / E14-440 от L-CARD!).

Режимы работы с E-502 по USB или Ethernet являются альтернативными. Для передачи по интерфейсам E-502 использует 32-битные слова данных (в каждом слове отсчёт данных с индексной частью).

При работе по USB E-502 имеет ограничение пропускной способности на уровне 4-5 Мотсч./с High-Speed (максимальная пропускная способность уточняется), что необходимо учитывать при применении E-502.

При работе по Ethernet E-502 имеет ограничение пропускной способности 3 Мотсч./с (максимальная пропускная способность уточняется).

3.3. Принцип работы

В п. 3.2 была в сжатой форме изложены общие сведения о E-502, в данном разделе изложены дальнейшие подробности. Данный раздел во многом повторяет аналогичный раздел руководства L-502 из-за схожести этих проектов.

3.3.1. Опорная частота

$\mathbf{f_{ref}}$ – опорная частота сигнала, от которой происходит синхронизация процессов преобразования в АЦП, ЦАП, цифрового ввода и цифрового вывода. В E-502 используется общая опорная частота, синхронизирующая запуск АЦП, ЦАП, цифрового ввода и цифрового вывода с точностью до целого коэффициента деления этой частоты. В E-502 источник опорной частоты может быть внутренним (2,0 или 1,5 МГц) или внешним (с частотой не более 2,0 МГц). В частности, может быть использована опорная частота от соседнего модуля E-502 для образования синхронной многомодульной системы.

3.3.2. Канал АЦП.

Канал ввода аналоговых данных – это канал с динамической коммутацией до 32-х входных физических аналоговых каналов модуля E-502 на вход единственного внутреннего АЦП модуля. Сам процесс коммутации каналов происходит аппаратно, согласно предварительно настроенной управляющей таблице. Сам процесс ввода условно разбит на периодически чередующиеся периоды кадра и межкадровой задержи с предварительно настроенными длительностями этих периодов (межкадровая задержка, в частности, может быть задана нулевой). Длительности кадра, межкадровой задержки, период следования выходных отсчётов АЦП – все эти времена могут быть могут быть настроены, но они всегда кратны $\mathbf{t_{ref} = 1/ f_{ref}}$ -- периоду опорной частоты синхронизации.

$\mathbf{t_{sw} = n_{sw} / f_{ref}}$ – период коммутации каналов АЦП в пределах кадра, равный периоду сбора готовых отсчётов АЦП, где $\mathbf{n_{sw}}$ может быть задан целым числом от 1 до 2097152

Предварительно установленное количество отсчётов в кадре и размер управляющей таблицы $\mathbf{n_к}$ может быть задан от 1 до 256. В каждой ячейке управляющей таблицы прописывается физический номер канала опроса АЦП. В пределах кадра управляющая таблица будет считана полностью: от 1-ой до $\mathbf{n_к}$-ой ячейки и считанная последовательность физических каналов будет использована в аппаратном механизме управления коммутатором каналов.

Номер ячейки управляющей таблицы называется логическим номером канала. Соответственно, логических каналов может быть до 256, а физических – до 32. Это даёт возможность, например, получить различную частоту опроса разных физических каналов в пределах кадра.

Время кадра: $\mathbf{t_k = n_к * t_{sw} = n_к * n_{sw} / f_{ref}}$

При необходимости, между периодично следующими кадрами может быть вставлена ненулевая межкадровая задержка $\mathbf{t_d}$ длительностью $\mathbf{n_d}$ периодов частоты синхронизации:

$\mathbf{t_d = n_d * t_{ref} = n_d / f_{ref}}$, где $\mathbf{n_d}$ может быть задана целым числом от 0 до 2097151

Период следования кадров равен сумме длительности кадра и межкадровой задержки:

$\mathbf{t_{ch} = t_k + t_d = n_к * n_{sw} / f_{ref} + n_d / f_{ref}}$

Другими словами, период следования кадров $\mathbf{t_{ch}}$ равен периоду сбора данных от одного и того же логического канала управляющей таблицы.

Во время межкадровой задержки не происходит продвижение выборки управляющих слов, и коммутатор аналоговых каналов всегда устанавливается в соответствии с первой ячейкой управляющей таблицы.

Частота сбора от одного логического канала управляющей таблицы

$f_{ch} = 1/ \mathbf{t_{ch}} = \mathbf{f_{ref}} /(\mathbf{n_к} * \mathbf{n_{sw}} + \mathbf{n_d})$,

где $\mathbf{f_{ref}}$ может быть 2,0 или 1,5 МГц для внутренней синхронизации или ≤2,0 МГц для внешней, $\mathbf{n_к} = \{1,2,\ldots, 256\}$, $\mathbf{n_{sw}} = \{1,2,\ldots,2097152\}$, $\mathbf{n_d} = \{0,1,\ldots,2097151\}$.

Вышеизложенная кадровая структура данных АЦП показана на рис. 3-1. Здесь для примера взят 3-х канальный режим работы АЦП ($\mathbf{n_к}$ = 3) с ненулевой межкадровой задержкой $\mathbf{t_d}$.

Рис. 3-1. Иллюстрация кадрового принципа получения данных АЦП

3.3.3. Канал цифрового ввода.

Синхронный цифровой ввод происходит с периодом $\mathbf{t_{ref}} * \mathbf{n_{din}}$,

где $\mathbf{n_{din}} = \{1,2,\ldots,2097152\}$ – это настраиваемый коэффициент деления частоты синхронного цифрового ввода

3.3.4. Каналы цифрового вывода и ЦАП.

Синхронный цифровой вывод, а также обновление обоих каналов ЦАП происходит с периодом 2* $\mathbf{t_{ref}}$. Если буфер данных на вывод и в ЦАП опустошён, то происходит удержание на выходах последнего значения.

3.3.5. Общий принцип синхронизации в E-502.

На рис. 3-2 приведена упрощённая структурная схема, поясняющая общее устройство системы синхронизации в E-502. Система синхронизации E-502 состоит из двух частей: первичной и вторичной схемы синхронизации:

Схема первичной синхронизации *(I)* согласно настройкам выбирает соответствующий внешний или внутренний источник опорной частоты, а также внешний или внутренний источник сигнала старт. Используя выбранные сигналы, схема ***I*** вырабатывает внутренний сигнал опорной частоты $\mathbf{f_{ref}}$ в виде последовательности импульсов синхронизации с периодом $\mathbf{t_{ref}}$. Причем, начало этой последовательности строго привязано этой схемой к внешнему или внутреннему *событию старта*, и от этой последовательности синхронизирована (и одновременно стартует) вся аппаратура ввода-вывода: узлы АЦП (включая логику управляющей таблицы), ЦАП и цифрового ввода-вывода. Эти узлы содержат соответствующие делители частоты синхронизации $\mathbf{f_{ref}}$.

Перечислим все возможные варианты пользовательских настроек, касающихся *выбора источников сигналов опорной частоты*:

- Внутренний генератор 2,0 /1,5 МГц данного модуля E-502 (настройка “по умолчанию”)
- Опорная частота с входа DI_SYN1 (по фронту или по спаду)
- Опорная частота с входа DI_SYN2 (по фронту или по спаду)
- Опорная частота с входа CONV_IN от соседнего E-502, выполняющего роль ведущего.

Перечислим все возможные варианты пользовательских настроек *выбора источников события старта системы ввода-вывода E-502*:

- Программный старт от ПК (настройка “по умолчанию”)
- По сигналу с входа DI_SYN1 (по фронту или по спаду)
- По сигналу с входа DI_SYN2 (по фронту или по спаду)
- По сигналу с входа START_IN от соседнего E-502, выполняющего роль ведущего.

Каждый модуль E-502 всегда транслирует посредством выходов CONV_OUT и START_OUT, соответственно, свои внутренние сигналы опорной частоты и старта для одного ведомого модуля E-502.

Модуль E-502 может одновременно являться ведущим для одного-трёх рядом расположенных соседних модулей и ведомым для другого соседнего E-502. Таким образом, поддерживается синхронизация нескольких E-502, соединённых цепочкой, а также разветвления от одного ведущего до трёх ведомых. Возможная топология цепей синхронизации подробно рассмотрена в п. 4.2.2.1, стр. 30.

Схема первичной синхронизации обеспечивает синхронизацию частоты и фазы циклов преобразования АЦП, ЦАП и циклов системы цифрового ввода и вывода. Подразумевается, что в многомодульной системе синхронизации Пользователь будет осмысленно устанавливать настройки управляющих таблиц разных модулей, а также коэффициенты деления опорной частоты для требуемых процессов ввода-вывода.

Остановка первичной схемы синхронизации производится только программно и асинхронно.

Рис. 3-2. Структура системы синхронизации в E-502

Вторичная схема синхронизации (*II*) является схемой селекции данных АЦП в зависимости от вторичных условий синхронизации, работающей исключительно на фоне ранее запущенного синхросигнала с выхода первичной схемы синхронизации (*I*), т.е. на фоне запущенного потока данных АЦП.

Поддерживаются следующие режимы синхронизации разрешения данных АЦП:

- Нет синхронизации (режим прозрачности)
- Синхронизация от аналогового сигнала в выбранном канале АЦП
- Цифровая синхронизация по выбранному сигналу с входов DI1…DI16, или DI_SYN1, или DI_SYN2

Поддерживаются следующие режимы чувствительности к перепадам сигнала синхронизации:

- Разрешение данных АЦП *по фронту (спаду)* аналогового или цифрового сигнала
- Разрешение данных АЦП *по уровню* “выше порога” или “ниже порога” (для аналоговой синхронизации) или *по уровню* логической “1” (для цифровой синхронизации)

Поддерживаются следующие режимы запрета данных АЦП:

- Программный запрет (останов) с возможностью повторного разрешения (при повторном выполнении ранее установленного условия разрешения) без перезапуска первичной схемы синхронизации
- Автоматический запрет (останов) после ввода заданного количества кадров (от 1 до 2^{32}-1 кадров) с возможностью повторного разрешения (при повторном выполнении ранее установленного условия разрешения) без перезапуска первичной схемы синхронизации

3.3.6. Настройка соотношения между временем установления сигнала и разрешением для каждого канала АЦП.

Выше был изложен тот принцип покадровой организации ввода данных АЦП, который был применён во всех АЦП L-CARD с входным коммутатором каналов, с точностью до частоты синхронизации, размера кадра и межкадровой задержки. Но в L-502 и E-502 этот принцип развит в сторону лучшей адаптации к выходным физическим свойствам источника сигнала. Далее об этом подробнее.

Если E-502 используется на максимально возможно частоте сбора данных от каждого канала, тогда устанавливают $\mathbf{n_{sw}}$ = 1, что означает, что период опроса одного канала измерения $\mathbf{t_{sw}} = \mathbf{t_{ref}}$, в течение которого будет сделано преобразование только одного отсчёта АЦП. Например, для $\mathbf{f_{ref}}$ =2 МГц время $\mathbf{t_{sw}} = \mathbf{t_{ref}}$ = 0,5 мкс – это достаточно малый период переключения коммутатора каналов, который накладывает ограничения на выходной импеданс источника сигнала (и проводов, от него): импеданс должен быть достаточно мал (не более 50 Ом) и не иметь большой реактивной составляющей, чтобы длительность переходного процесса, вызванного коммутацией каналов, не превышала 0,5 мкс. Другими словами, источник сигнала должен быть не более 50 Ом, и иметь короткий или согласованный кабель. Для тех, кто применял L-783, эти требования и эти условия применения примерно соответствуют условиям применения L-783 в многоканальном режиме при максимальной частоте преобразования АЦП 3 МГц, но с той разницей, что разрядность АЦП E-502 – 16 бит, а не 12, и электронный коммутатор в E-502 значительно более “тихий” (т.е. инжектирует в сигнальную цепь в момент коммутации значительно меньший паразитный заряд, а следовательно, вызывает значительно меньшее ударное возбуждение для возможного переходного процесса в сигнальной цепи).

Но если требуется использовать E-502 на частоте сбора данных по каждому каналу меньше, чем максимальная, и имеется возможность снизить частоту коммутации, то в E-502 при внутренней синхронизации не предусмотрено уменьшение частоты запуска АЦП, а устанавливается $\mathbf{n_{sw}} > 1$, например, как это показано на примере на рис. 3-1. Но, по смыслу $\mathbf{n_{sw}}$ – это количество циклов преобразования АЦП на один период коммутации. В E-502 “по умолчанию” принято, что для $\mathbf{n_{sw}} > 1$ откидываются все отсчёты АЦП, кроме последнего, за период коммутации – это создаёт наибольшее время установления сигнала после коммутации (за счет “холостых” циклов преобразования АЦП), вследствие этого предъявляются наименее жесткие требования к импедансу источника сигнала. На рис. 3-3 при $\mathbf{n_{sw}}$=3 именно такие условия “по умолчанию” установлены для логического канала 1:

первых два отсчёта всегда отбрасываются, а третий – используется. Но реальные задачи применения многоканальных АЦП вовсе не предполагают, что импедансы источников сигнала одинаковы, и для каналов с подключенными низкоомными источниками сигналов хорошо бы не отбрасывать хотя бы часть отсчётов АЦП, а использовать их для усреднения данных, способствуя увеличению разрешения при измерении по данному каналу. Такая возможность предусмотрена в E-502 за счёт того, что в каждой ячейке управляющей таблица, кроме номера физического канала, находится также коэффициент усреднения $\mathbf{n_{av}}$, по умолчанию, $\mathbf{n_{av}}$= 1. Коэффициент усреднения $\mathbf{n_{av}}$ ={1,2,…,128} означает: “сколько отсчётов АЦП от конца цикла коммутации данного канала будет использовано для усреднения данных”. Соответственно, $\mathbf{n_{su}} = \mathbf{n_{sw}} - \mathbf{n_{av}}$ – это “сколько отсчётов АЦП от начала цикла коммутации данного канала будет отброшено”, или “сколько периодов $\mathbf{t_{ref}}$ будет использовано для установления сигнала на входе АЦП после коммутации”.

Например, на рис. 3-3 для логического канала 2 в управляющей таблице установлено $\mathbf{n_{av}}$ = 2, что означает, что для $\mathbf{n_{sw}}$=3 результат двух последних периодов преобразования в одной фазе коммутации будут использован для усреднения, а один первый период добавился к времени установления сигнала после коммутации. Для логического канала 3 все три отсчёта АЦП использованы для усреднения, и поэтому на установление сигнала после коммутации здесь отводится минимальное время.

Рис. 3-3. Принцип получения данных АЦП (детально)

Из рис. 3-3 также следует, что установленная ненулевая межкадровая задержка фактически увеличивает время установления для первого логического канала. Это можно использовать, например, ассоциируя первый логический канал с физическим каналом, к которому подключен источник сигнала наибольшим импедансом.

Можно утверждать, что **задавая для каждого канала оптимальные настройки n_{su} / n_{av}, мы добиваемся оптимизации соотношения *времени установления сигнала,* связанного с межканальным прохождением, и *разрешением АЦП*.**

Важно отметить, что в E-502 описанный здесь механизм усреднения отсчётов данных АЦП (по методу простого среднего) рассматривается как неразрывная часть (придаток) самого аналого-цифрового преобразователя, хотя физически процедура усреднения происходит средствами FPGA с использованием 24-битной целочисленной арифметики.

Подобная операция усреднения увеличивает реальное разрешение АЦП за счёт подавления случайных составляющих сигнала разной природы, улучшает сигнал/шум за счёт подавления высокочастотных составляющих спектра выше частоты Найквиста $0,5*f_{ch}$ для данного физического канала, ассоциированного с одним (или более) логическим каналом. Заметим попутно, что цифровая фильтрация средствами процессора Blackfin (или программными средствами высокого уровня) имеет принципиально другую активную область фильтрации, поскольку находится ниже частоты Найквиста.

Ещё раз подчеркнем, что “по умолчанию” в настройках E-502 устанавливается n_{av}=1, и “по умолчанию” усреднения не происходит.

3.3.7. Относительные коммутационные задержки в каналах АЦП.

Данные сведения будут важны только для того класса многоканальных задач сбора данных, где важна величина относительной задержки сигнала между каналами АЦП для проведения измерения относительных фазовых задержек. Для этого класса задач приводимые ниже теоретические расчётные значения задержек в каналах АЦП учитывают в алгоритме выравнивания задержек, основанном на том или ином методе интерполяции сигналов.

Для режима АЦП без усреднения (n_{av}=1) относительная коммутационная задержка между соседними каналами АЦП внутри одного кадра (по порядку опроса управляющей таблицы) равна t_{sw}, а между последним каналом предыдущего кадра и первым каналом следующего равна $t_{sw} + t_d$.

Если использован режим усреднения (n_{av}>1), где n_{av} выбраны равными для всех каналов АЦП, то абсолютная задержка по каждому каналу уменьшится на одинаковую величину $0,5*n_{av}*t_{ref}$. Следовательно, относительная задержка останется равной t_{sw} между соседними каналами одного кадра и равной $t_{sw} + t_d$ между ближайшими каналами соседних кадров, разделённых межкадровой задержкой.

Если использован режим усреднения (n_{av}>1), где n_{av} назначены в управляющей таблице разными для i-ого и j-ого логического канала АЦП, то абсолютная задержка сигнала по i-ому каналу уменьшится на величину $0,5*n_{av}(i)*t_{ref}$, а относительная задержка j-ого канала по отношению к предыдущему i-ому (в пределах одного кадра) станет равной $t_{sw} + 0,5* t_{ref} (n_{av}(i)- n_{av}(j))$, или станет равной $t_{sw} + t_d + 0,5* t_{ref} (n_{av}(i)- n_{av}(j))$ между ближайшими i-ым и следующим по времени j-ым каналами соседних кадров, разделённых межкадровой задержкой (если точнее, то для последнего канала в кадре всегда $i=n_k$, а для первого – всегда j=1).

3.3.8. Относительные задержки каналов АЦП, ЦАП и каналов ввода-вывода.

(Раздел будет пополнен в следующих ревизиях настоящего руководства.)

3.4. Принцип работы и функциональная схема

Рис. 3-4. Функциональная схема

Функциональная схема E-502 условно разбита на две части:

1. **Часть, относящаяся к сбору/выдачи данных АЦП/ЦАП** – цифровой ввод/вывод. Эта часть повторяет архитектуру L-502. Наличие ЦАП и сигнального процессора ADSP-BF523 зависит от модификации E-502. В FPGA сосредоточена логика управления сбором данных, логика калибровки данных АЦП, логика *вторичной синхронизации* (3.3.5), а также интерфейс с ARM-контроллером LPC4337 и с сигнальным процессором ADSP-BF523.

2. **Интерфейсная часть E-502 на основе ARM-контроллера LPC4337, поддерживающая USB и Ethernet.** Наличие Ethernet зависит от модификации E-502.

Гальваническая развязка присутствует во всех модификациях E-502.

Flash-память объёмом 2 МБ предназначена для хранения прошивки FPGA, калибровочных коэффициентов, заводского серийного номера. Часть объёма Flash-памяти предоставляется для пользовательских задач.

Подсистема ввода-вывода E-502 (в части 1.) содержит узлы коммутатора каналов, АЦП, ЦАП, цифрового ввода-вывода, а также схему *первичной синхронизации* (3.3.5).

Узел гальваноразвязки изолирует все цепи подсистемы ввода-вывода от цепей, связанных электрически с какими-либо остальными цепями.

Сигнальный процессор ADSP-BF523 с ОЗУ 32 МБ предназначен для дополнительной обработки данных и управления в рамках пользовательских задач. Если процессор задействован, то передача всего потока данных и управления подсистемы ввода-вывода происходит через порты ввода-вывода процессора. Например, возможно создание контура управления через сигнальный процессор с использованием всех возможностей сбора-выдачи данных E-502. Независимый Интерфейс процессора и передача данных осуществляется через порт HOST DMA процессора к ARM-контроллеру. Процессор имеет JTAG разъём на плате.

ARM-контроллер LPC4337 имеет своё независимое ОЗУ 32 МБ и потайную кнопку Reset, выведенную на переднюю панель E-502.

Короткое нажатие на кнопку Reset производит обычный сброс ARM-контроллера.

Долгое нажатие (более 10 с) кнопки сброса переводит E-502 в специальный “режим загрузчика” через USB. Специальный режим нужен для возможности обновления прошивок E-502 и смены IP-адреса Ethernet.

После подачи напряжения питания на E-502 произойдёт загрузка прошивки в FPGA из Flash-памяти (рис. 3-4), а также произойдёт полное включение системы питания внутренних узлов E-502, после чего E-502 будет готов к штатной работе.

E-502 переключается на работу с USB или Ethernet после включения питания автоматически на тот интерфейс, с которого произойдёт первое обращение к E-502. Параллельная работа с обоих интерфейсов не поддерживается.

Глава 4. Подключение сигналов.

В настоящей главе приводятся сведения о разъёмах E-502, назначении их контактов и основных характеристиках входов и выходов E-502, имеющих отношение к вопросу корректного подключения.

4.1. Цепи DGND, AGND

AGND – это *цепь общего провода* изолированных аналоговых цепей: входов АЦП и выходов ЦАП.

DGND – цепь *общего провода* изолированных цифровых цепей: цифровых входов и выходов.

Внутри E-502 цепи AGND и DGND имеют общую точку соединения (условно: G1), но эти цепи изолированы от GND, USB, Ethernet и входа питания E-502.

4.1. Цепи GND 0 V, DGND, AGND

GND – *цепь сигнального заземления* модуля E-502.

0 V – *цепь нулевого потенциала низковольтного входа питания* E-502.

GND_USB – цепь общего провода USB.

Внутри E-502 цепи GND, 0 V, GND_USB имеют общую точку соединения (условно: G2). Эти цепи связаны с общим проводом ARM контроллера и неизолированным интерфейсом USB.

4.2. Описание разъёмов E-502.

4.2.1. Разъём *Analog*.

Разъём Analog – это 37-контактная 2-х рядная вилка типа DRB-37M на передней панели E-502. Проводящая контактная деталь разъёма (экран) электрически связана с цепью сигнального заземления GND. На экран кабельной части разъёма допускается непосредственная запайка экрана сигнального кабеля. Экран разъёма *Analog* не имеет контакта с цепями AGND, DGND и остальными цепями разъёма *Analog*.

Рис. 4-1: Разъём Analog

Табл. 4-1: Разъём Analog

Имя сигнала	Общая точка[1]	Направ-ление	Описание
X<1…16>	AGND	Вход	• Не инвертирующий вход напряжения каналов 1…16 для дифференциального и режима и режима “с общей землёй”: • Рабочий диапазон напряжения: **±10 В** (подробности см. п. 4.4 стр. 34). • Неиспользуемые входы X<1…16> рекомендуется подключать к AGND или соответствующий физический канал не опрашивать программно.
Y<1…16>	AGND	Вход	• Инвертирующий вход напряжения каналов 1…16 для дифференциального режима. • Вход каналов 17…32 для режима “с общей землёй”. • Рабочий диапазон напряжения: **±10 В** (подробности см. п. 4.4 стр. 34).

[1] Цепь общего провода для указанного сигнального входа или выхода

Имя сигнала	Общая точка[1]	Направ-ление	Описание
			• Неиспользуемые входы Y<1…16> рекомендуется подключать к AGND или соответствующий физический канал не опрашивать программно.
DAC1 / +15 V / AGND / NC (см. п.2.2.1)	AGND	Выход	Для модификаций E-502-▒-▒-D может быть сконфигурирован джампером как выход 1-го канала ЦАП (выход напряжения в диапазоне -5…+5 В). Для любых модификаций E-502 может быть сконфигурирован джампером как выход +15V питания внешнего устройства, или как дополнительный контакт AGND, или как неподключенный контакт разъёма (NC). (см. п.2.2.1)
DAC2 / -15 V / DGND / NC (см. п.2.2.1)	AGND	Выход	Для модификаций E-502-▒-▒-D может быть сконфигурирован джампером как выход 2-го канала ЦАП (выход напряжения в диапазоне -5…+5 В). Для любых модификаций E-502 может быть сконфигурирован джампером как выход -15V питания внешнего устройства или как дополнительный контакт DGND, или как неподключенный контакт разъёма (NC) (см. п.2.2.1)
AGND	—	—	Аналоговая земля
GND32	AGND	Вход	• В режиме *с общей землёй*: общий инвертирующий вход каналов 1…32. • Для всех режимов должен быть подключен к AGND (в дифференциальном режиме – для увеличения помехозащищенности). В режиме *с общей землёй* подключение к AGND рекомендуется делать на стороне источников сигналов. • Рабочий диапазон напряжения ±1 В (подробности см. п. 4.4 стр. 34) .
DI_SYN1	DGND	Вход	Вход синхронизации 1, который может также выполнять роль дополнительного входа цифрового ввода. Совместим с выходным логическим уровнем TTL/CMOS-элементов с напряжением питания от +2,5 В до +5 В. Вход имеет расширенный диапазон предельно допустимых напряжений (±10 В относительно GND). Специально не оговаривается минимальная скорость нарастания перепада сигнала на входе DI_SYN1, поскольку присутствует триггер Шмитта на этом входе. Имеется программная возможность включения резисторной подтяжки 1 кОм к высокому логическому уровню на этом входе. Вход DI_SYN1 не шунтирует внешний TTL-источник сигнала даже при выключенном питании.

Примечания к табл. 4-1:

- Предельно допустимые напряжения и токи на контактах разъёмов указаны. в п. 4.3, на стр. 32.

4.2.2. Разъём Digital.

Разъём Digital − это 37-контактная 2-х рядная розетка типа DRB-37F на передней панели E-502. Проводящая контактная деталь разъёма (экран) электрически связана с цепью сигнального заземления GND. На экран кабельной части разъёма допускается непосредственная запайка экрана сигнального кабеля. Экран разъёма *Digital* не имеет контакта с цепями DGND и остальными цепями разъёма *Digital*.

Рис. 4-2: Разъём Digital

Табл. 4-2: Разъем Digital

Имя сигнала	Общая точка	Направ ление	Состояние после включения	Описание
DI<13…1>	DGND	Вход	Вход	16-битный цифровой вход, где DI1 –младший бит, DI16 – старший бит 16-битного слова. Входы DI14, DI15, DI16 описаны ниже, они имеют альтернативные программно настраиваемые функции входов синхронизации. Вход DI не шунтируют внешний TTL-источник сигнала даже при выключенном питании E-502.
DI14 / DI_SYN2	DGND	Вход	Вход	Цифровой вход DI14 или вход синхронизации DI_SYN2 (программный выбор). Вход совместим с выходным логическим уровнем TTL/CMOS-элементов с напряжением питания от +2,5 В до +5 В. Присутствует триггер Шмитта на этом входе. Имеется программная возможность включения резисторной подтяжки 1 кОм к высокому логическому уровню на этом входе. Вход DI / DI_SYN2 не шунтирует внешний TTL-источник сигнала даже при выключенном питании E-502.
DI15 / CONV_IN	DGND	Вход	Вход	Цифровой вход DI15 или вход синхронизации CONV_IN (программный выбор). Вход импульса синхронизации преобразования АЦП-ЦАП (от соседнего модуля E-502). Имеется программная возможность включения резисторной подтяжки 360 Ом к низкому логическому уровню на этом входе. Вход DI15 / CONV_IN не шунтирует внешний TTL-источник сигнала даже при выключенном питании E-502. Вход совместим с выходным логическим уровнем TTL/CMOS-элементов с напряжением питания от +2,5 В до +5 В. Присутствует триггер Шмитта на этом входе.
DI16 / START_IN	DGND	Вход	Вход	Цифровой вход DI16 или вход синхронизации START_IN (программный выбор). Вход сигнала старта АЦП-ЦАП и ввода-вывода (от соседнего модуля E-502). Активный логический уровень сигнала – высокий. Имеется программная возможность включения резисторной подтяжки 360 Ом к низкому логическому уровню на этом входе. Вход DI16 / START_IN не шунтирует внешний TTL-источник сигнала даже при выключенном питании E-502. Вход совместим с выходным логическим уровнем TTL/CMOS-элементов с напряжением питания от +2,5 В до +5 В. Присутствует триггер Шмитта на этом входе.

Имя сигнала	Общая точка	Направ ление	Состояние после включения	Описание
DO<16…1>	DGND	Выход	Z-состояние	16-битный цифровой выход, где DO16 – старший бит, DO1 – младший бит 16-битного слова. Линии DO1…DO8 относятся к младшему байту, а линии DO9…DO16 – к старшему. Программное управление Z-состоянием – независимое для старшего и младшего байта. Имеется возможность принудительной установки активного состояния выходов каждого байта при включении питания путём установки джамперов, п. 2.2.2.
CONV _OUT	DGND	Выход	Выход	Выход импульса преобразования АЦП-ЦАП и ввода-вывода (к соседнему модулю E-502)
START _OUT	DGND	Выход	Выход	Выход сигнала старта АЦП-ЦАП и ввода-вывода (к соседнему модулю E-502). Активный логический уровень сигнала – высокий.
DGND	—	—	—	Цепь *общего провода* для цифровых входов и выходов.
+3.3 V	DGND	Выход	Выход +3,3 В	Выход +3,3 В питания внешних цифровых узлов. Короткое замыкание цепи +3.3 V нежелательно, но допустимо (вызывает теплозащиту внутреннего стабилизатора).

Предельно допустимые напряжения и токи на контактах разъёмов см. в п. 4.3, на стр. 32

4.2.2.1. Соединения при межмодульной синхронизации.

Примеры соединений при межмодульной синхронизации показаны на рис. 4-3 – рис. 4-5. Соединения должны быть выполнены кратчайшими витыми парами для рядом расположенных модулей E-502.

Программное обеспечение такой системы должно обеспечивать старт сбора данных ведущего модуля после старта ведомых и предварительную программную настройку этих модулей на соответствующие режимы синхронизации.

У последнего ведомого модуля в цепи необходимо программно включить резисторы-подтяжки на входах START_IN и CONV_IN к низкому логическому уровню. В одну цепь с ведущим рекомендуется включать не более 2-х рядом расположенных ведомых. Каждый ведомый в цепи, например, E-502 #2, как показано на рис. 4-5, при необходимости может стать ведущим для другой цепи синхронизации.

Рис. 4-3: Схема синхронизации ведущий-ведомый

Рис. 4-4: Схема синхронизации ведущий-два ведомых

Рис. 4-5: Пример схемы синхронизации двумя цепями

4.2.2.2. Что даёт независимое разрешение выходов старшего и младшего байта?

Один из важных практических примера – это система 3-х шин шириной 8 бит каждая, как показано на рисунке ниже. Первая шина входная, вторая – выходная, третья двунаправленная.

Рис. 4-6: Пример группированного соединения цифровых линий: три шины по 8 бит плюс 1 вход DI_SYN1.

Пример показывает практически важный случай реализации интерфейсов с различными устройствами, имеющими 8-битную двунаправленную шину данных, входные и

выходные линии управления. Следует учесть, что входы DI14, DI15, DI16 имеют альтернативные функции синхронизации (табл. 4-2).

4.2.3. Разъём JTAG процессора Blackfin.

Для отладки собственного ПО Blackfin на плате E-502 следует использовать один из JTAG-эмуляторов от Analog Devices: ADZS-USB-ICE, ADZS-HPUSB-ICE или ADZS-ICE-100B с интерфейсом USB. Они сильно отличаются скоростью передачи по USB и ценой. Об этих изделиях Вы можете получить информацию на сайте производителя www.analog.com .

На плате имеется разъём JTAG, рис. 4-7, совместимый с вышеуказанными JTAG-эмуляторами.

Рис. 4-7. JTAG

Операцию присоединения-отсоединения разъёма JTAG-эмулятора следует делать в обесточенном состоянии обоих устройств.

Не допускается подключение разъёма JTAG к иным устройствам, не оговорённым в настоящей главе.

4.2.4. Разъём JTAG ARM-контроллера LPC-4337.

Информация будет приведена в следующих ревизиях настоящего документа.

4.3. Предельно допустимые условия на входах-выходах сигнальных линий.

Под предельно допустимыми условиями подразумеваются такие токи и напряжения, которые не приводят к выходу из строя или к необратимой деградации характеристик E-502. В тоже время, предельно допустимые условия могут не обеспечивать рабочие характеристики изделия.

Долговременная эксплуатация оборудования на предельно допустимых режимах не допускается

Табл. 4-3 Предельно допустимые условия входов-выходов E-502

Цепь / Сигнал	**Описание предельно допустимых режимов**
Входы X1÷X16, Y1÷Y16, GND32	±15 В относительно цепи AGND
Выходы DAC1, DAC2	±20 мА при непревышении суммарной мощности загрузки, см. п. 4.5
Выходы +15 В, -15 В	Не более 30 мА в цепях нагрузки при непревышении суммарной мощности загрузки, см. п. 4.5. КЗ не допустимо.
Входы DI_SYN1	±10 В относительно цепи DGND при внутреннем сопротивление входов не менее 1 кОм.
Цифровые входы DI1÷ DI13, DI_SYN2	От –0,4 до +6,5 В относительно цепи DGND
Цифровые входы двойного назначения DI14 / DI_SYN2, DI15 / CONV_IN, DI16 / START_IN	От –0,4 до +3,6 В относительно цепи DGND
Цифровые выходы DO	От –0,4 до +3,6 В относительно цепи DGND, ток не более ±20 мА. При включенном питании суммарная мощность загрузки не должна превышать расчётную величину, согласно. п. 4.5.

Табл. 4-4 Предельно допустимые сквозные токи по цепям GND, AGND, DGND

Предельно допустимые сквозные токи по цепям одного модуля E-502: AGND-DGND[2]	100 мА
Предельно допустимые сквозные токи по цепям GND – 0 V GND – GND_ (по контуру)	50 мА
Испытательное напряжение гальванической развязки	500 В в течение 1 мин.
Максимально допустимая скорость нарастания напряжения между гальванически изолированными цепями в E-502	10 кВ/мкс

Предельно допустимые режимы цепей разъёмов JTAG не рассматривается, поскольку область применения JTAG строго ограничена конкретными типами JTAG-эмуляторов и заданной процедурой их подсоединения, согласно п. 4.2.3, стр. 32.

[2] Понятие цепей GND, AGND, DGND введено в п. 4.1

4.4. Рабочий диапазон напряжений входа АЦП

Обратите внимание, что в дифференциальном режиме на поддиапазонах ±10, ±5 В E-502 имеет несимметричные диапазоны входного сигнала входов X и Y по отношению к цепи аналоговой земли AGND, а в режиме “с общей землёй” E-502 на тех же поддиапазонах имеет несимметричные диапазоны входного сигнала входов X(Y) и GND32 по отношению к цепи AGND.

Режим “с общей землёй”

Режим “дифференциальный” ±10 В или ±5 В

Режим “дифференциальный” ±2, ±1, ±0,5 или ±0,2 В

На рисунке ниже показаны примеры подключения источников напряжения (ИН) ко входам АЦП.

Z, Z1, Z2 – так обозначены собственные сопротивления проводов (через которые могут протекать сквозные токи при соединении разных устройств) или иные внешние электрические причины, вызывающие паразитные напряжения смещения U_{Yi}, U_{Yj}.U_{GND}. В первых двух схемах для обеспечения рабочего режима напряжения U_{Yi}, U_{Yj} не должны выходить за пределы ± 1 В, а в последней схеме синфазное напряжение (U_{Xi} +U_{Yi})/2 должно уложиться в диапазон ± 1 В.

Примеры подключения входа АЦП собраны в приложении B.1 на стр. 45.

4.5. Расчёт общей мощности нагрузки выходных цепей E-502

Информация будет приведена в следующих ревизиях настоящего документа.

Приложение А. Спецификации.

Данное приложение представляет собой перечень характеристик модуля E-502, приводимых при температуре 25°C и нормальном атмосферном давлении; прочие условия внешней среды оговариваются особо. Если модуль E-502 находился в предельных климатических условиях, то перед включением его необходимо выдержать в нормальных условиях не менее 3 часов.

Для обеспечения заявленных точностных характеристик измерительная система должна быть прогрета в течение 10-ти мин.

В приводимых ниже спецификациях указаны основные параметры E-502 по назначению для рабочего режима работы.

!	*Предельно допустимые напряжения и токи на контактах разъёмов см. в п. 4.3, на стр. 32*

А.1. АЦП (предварительные данные).

Параметр	Значение
Количество каналов	16 дифференциальных или 32 с общей землей (однофазных)
Диапазон измерения напряжения Поддиапазоны измерения напряжения (входной сигнал приложен между Xi и Yi -- для 16-канального режима, между Xi(Yi) и GND32 – для 32-канального режима)	±10 В ±10 В, ±5 В, ±2 В, ±1 В, ±0,5 В, ±0,2 В при *соблюдении рабочих условий измерения (см. ниже)*
Рабочие условия измерения на входах АЦП (п. 4.4, стр. 34)**:** - Напряжения на входе Yi относительно AGND для дифференциального режима измерения на поддиапазонах “±10 В”, “ ±5 В” - Среднее значение напряжения на входах X и Y для дифференциального режима на поддиапазонах измерения “±2 В”,” ±1 В”, “ ±0,5 В”, “±0,2 В” - Напряжения на входе GND32 относительно AGND для режима “с общей землёй” и всех поддиапазонов измерения	 $\lvert U_X \rvert \leq \pm 1$ В $\lvert (U_X + U_Y)/2 \rvert \leq \pm 1$ В $\lvert U_{GND32} \rvert \leq \pm 1$ В
Разрядность аналого-цифрового преобразователя	16 бит
Разрядность данных АЦП после арифметической обработки (коррекция данных, усреднение данных)	24 бит
Эффективная разрядность (по синусоидальному сигналу 10 кГц / 2 В пик-пик, частота преобразования – 400 кГц)	15,0 бит (соответствует SINAD = 92 дБ)
Максимальная частота преобразования АЦП:	2 МГц

Скорость сбора данных АЦП в асинхронном режиме	Фактическая скорость зависит от многих факторов программной и аппаратной среды
Входное сопротивление в одноканальном режиме в рабочем режиме: - относительно AGND - дифференциальное	 Более 20 МОм Более 40 МОм
Входное сопротивление в выключенном состоянии системного блока компьютера или в дежурном режиме.	Порядка 1 кОм
Собственный входной ток (по цепям X, Y или GND32) в одноканальном режиме, не более	0,4 мкА
Инжекция заряда во входную цепь АЦП (X, Y или GND32) в течение одной коммутации	2 пКл
Возможность коррекции данных (использование калибровочных коэффициентов)	Есть
Коэффициент подавления синфазного сигнала 50 Гц с амплитудой 1 В в дифференциальном режиме на поддиапазоне: ±10 В ±5 В ±2 В ±1 В ±0,5 В ±0,2 В	 77 дБ 83 дБ 90 дБ 92 дБ 92 дБ 92 дБ
Основная приведённая к диапазону погрешность измерения постоянного напряжения	±0,05%
Предельно допустимое напряжение на входах X, Y, GND32 относительно цепи AGND	±15 В

А.1.1. Собственный входной шум АЦП.

Скорость ввода данных, кслов/с с одного канала АЦП	**Коэффициент усреднения**	**Поддиапазон АЦП, В**					
		±10	±5	±2	±1	±0,5	±0,2
		Типичное значение уровня шума, приведённого ко входу АЦП, мкВ					
2000	1	309	157	50	37	22	18
400	5	127	56	28	16	12	8
50	20	62	27	13	8	6	4
10	128	40	25	12	7	5	4

А.1.2. Межканальное прохождение АЦП.

Сопротивление источника сигнала (в канале в котором измеряется межканальное прохождение)	**Время опроса канала,** мкс (при коэффициенте усреднения, равном 1**) или время установления канала, мкс**					
	0,5	1,0	2,0	4,0	8,0	16,0
	Межканальное прохождение, дБ (сигнала от предыдущего канала по порядку опроса)					
0-50 Ом	**-65**	**-78**	**-82**	**-82**	**-82**	**-82**
1 кОм	-35	-63	-73	-82	-82	-82
10 кОм	-5	-11	-22	-43	-74	-82

А.2. ЦАП.

Параметр	Значение
Количество каналов	2
Частота вывода в синхронном режиме	1 Мсэмпл/с на каждый канал
Частота вывода в асинхронном режиме	Фактическая скорость зависит от многих факторов программной и аппаратной среды.
Разрядность ЦАП, бит	16
Режимы вывода	Синхронный (потоковый), асинхронный
Диапазон выходного сигнала	±5 В
Рабочий диапазон выходных токов	±10 мА
Основная приведённая к диапазону напряжения погрешность воспроизведения постоянного напряжения	±0,1 %
Предельно допустимый выходной ток[1]	±20 мА

[1] При непревышении суммарной мощности загрузки, см. п. 4.5 Расчёт общей мощности нагрузки выходных цепей Е-502

А.3. Цифровые входы.

Параметр, характеристика	Значение, описание
Общее количество цифровых входов (DI1-DI16, DI_SYN1, DI_SYN2) Из них количество цифровых входов с функцией синхронизации (DI_SYN1, DI_SYN2)	18 2
Режимы ввода данных	Синхронный, асинхронный
Программное управление включением резисторных подтяжек: - для входов DI1-DI16 - для входов DI_SYN1, DI_SYN2	 Независимо для старшего и младшего байта Независимо для каждого входа
Максимальная скорость в синхронном режиме	2 Мслов/с
Максимальная скорость в асинхронном режиме.	Фактическая скорость зависит от многих факторов программной и аппаратной среды.
Рекомендуемый рабочий диапазон напряжений	0 …+5,5 В
Минимальный уровень логической единицы: - на входах DI1-DI16 - на входах DI_SYN1, DI_SYN2	 2,0 В 1,9 В
Максимальный уровень логического нуля: - на входах DI1-DI16 - на входах DI_SYN1, DI_SYN2	 0,8 В 0,8 В
Высокоимпедансное состояние при выключенном питании	Присутствует
Максимальный входной ток в при выключенном питании	10 мкА
Собственный входной ток в рабочем режиме при программно выключенных резисторных подтяжках	10 мкА
Рекомендуемая длительность фронта: - на входе DI1-DI16 - DI_SYN1, DI_SYN2	 0…50 нс Не ограничивается
Напряжение гистерезиса входов DI_SYN1, DI_SYN2, типичное значение	400 мВ

А.4. Цифровые выходы.

Параметр	Значение
Количество цифровых выходов общего назначения	16
Управление третьим состоянием выходов	Побайтовое
Режимы вывода данных	Синхронный, асинхронный
Максимальная скорость в синхронном режиме	1 Мслов/с
Максимальная скорость в асинхронном режиме	фактическая скорость зависит от многих факторов программной и аппаратной среды.
Предельно допустимый ток[2] в цепи нагрузки	20 мА
Рекомендуемый ток в цепи нагрузки	не более 8 мА
Уровень логической единицы без нагрузки выхода	+3,3V
Уровень логического нуля без нагрузки выхода	0…+0,1V
Выходное сопротивление, типичное значение	110 Ом
Максимальный ток утечки в рабочем режиме в высокоимпедансном состоянии	±1 мкА
Высокоимпедансное состояние при выключенном питании	Отсутствует

А.5. Синхронизация в Е-502.

А.1.3. Характеристики синхронизации

Параметр	Значение
Опорная частота процесса синхронизации сбора-выдачи данных АЦП, ЦАП, цифрового ввода и вывода	1,5/2,0 МГц
Точность установки опорной частоты в рабочих условиях эксплуатации	±40 ppm

А.1.4. Интерфейс межмодульной синхронизации

Параметр	Значение

[2] При непревышении суммарной мощности загрузки, см. п. 4.5 Расчёт общей мощности нагрузки выходных цепей Е-502

A.6. Характеристики стандартных интерфейсов.

Параметр, характеристика	Значение, описание
Интерфейс с компьютером	
Стандарты интерфейсов с компьютером	USB 2.0 100BASE-TX
Разрядность программного слова данных	32 бит
Интерфейсы сигнального процессора ADSP-BF523 (E-502-P)	
Интерфейс с компьютером	HOST DMA 16 бит
Основной интерфейс ввода-вывода АЦП, ЦАП, цифрового в/в	SPORT0, >120 Мбит/с, дуплекс
Основной интерфейс управления	SPI
Количество дополнительных портов ввода-вывода для связи с ПЛИС	
Интерфейс SDRAM	32 МБ; 16 бит; 132,5 МГц
Отладочный интерфейс	JTAG
Совместимость с JTAG-эмуляторами Analog Devices	ADZS-ICE-100B, ADZS-USB-ICE, ADZS-HPUSB-ICE.

А.7. Система питания и гальванической развязки.

Параметр, характеристика	Значение, описание
Рабочий диапазон напряжений входа низковольтного питания Е-502	+8…+30 В
Максимальная мощность потребления от низковольтного входа Е-502	До 6 Вт
Испытательное напряжение гальванической развязки: ■ Между цепями AGND, DGND, соединёнными вместе, и GND ■ Между цепями GND и линиями Ethernet, соединёнными вместе	 500 В 50 Гц в течение 1 мин. 1500 В 50 Гц в течение 1 мин.
Максимально допустимая скорость нарастания напряжения между гальванически изолированными цепями	10 кВ/мкс
Суммарная мощность нагрузки, снимаемой с всех выходов Е-502 (по методике оценки мощности загрузки приведена в п. 4.5 на стр. 36)	Уточняется
Выходы питания внешних аналоговых цепей	+15 V, -15V. Максимальный ток нагрузки до 30 мА, при условии не превышения суммарной мощности нагрузки. КЗ недопустимо. Выходы включаются джамперами, (см. п. 2.2.1), эта возможность зависима от того, будут ли использованы соответствующие выходы ЦАП
Выход питания внешних цифровых цепей	+3,3 V. Рабочий ток нагрузки до 50 мА постоянно, до 100 мА кратковременно.

А.8. Конструктивные характеристики.

Параметр	Значение

А.9. Условия окружающей среды (не индустриальное исполнение).

Модуль E-**502** предназначен для использования в условиях закрытых помещений в соответствии с требованиями ГОСТ 22261 (группа 3) с расширенным диапазоном рабочих температур. Модуль может располагаться в любом помещении, либо в полевых условиях[3], обеспечивающих рабочие условия применения. Модуль не должен располагаться вблизи источников сильных электромагнитных помех, а также в помещениях, насыщенных взрывоопасными и едкими химическими соединениями.

Параметр	Значение
Нормальные условия	
Температура окружающего воздуха	(+25±5) ^{o}C
Относительная влажность воздуха	30…80%
Атмосферное давление	630…800 мм рт. ст.
Рабочие условия	
Температура окружающего воздуха	+5… + 55°C
Относительная влажность воздуха	До 90% при температуре +25°C
Условия хранения	
Температура окружающего воздуха	+0… + 40°C
Относительная влажность воздуха	До 80% при температуре +25°C без конденсации влаги
Прочие	Отсутствие в воздухе пыли, паров кислот, щелочей, а также газов, вызывающих коррозию
Условия транспортировки	
Температура окружающего воздуха	-25… +55°C
Относительная влажность воздуха	Не более 95% при температуре +25°C
Прочие	Все виды транспорта при условии защиты от прямого попадания атмосферных осадков

[3] при условии того, что изделие не подвергается резким ударам и воздействию атмосферных осадков

Приложение В. Примеры подключения.

Принятая в настоящем приложении краткая форма представления информации не охватывает всех особенностей подключения для Вашего конкретного случая. При необходимости за дополнительной информацией обращайтесь по адресу: support@lcard.ru или в конференцию на сайте www.lcard.ru

.

В.1. Подключение входов АЦП.

А.1.5. Подключение к входу АЦП однофазного источника напряжения	
А.1.5.1. До 32-х каналов. Режим “с общей землёй”	А.1.5.2. До 16-ти каналов. Режим “дифференциальный”

А.1.5.3. Делитель напряжения. Режим “с общей землёй”

А.1.5.4. Делитель напряжения. Режим “дифференциальный”

Коэффициент передачи напряжения равен R2/(R1+R2).

Необходимо, чтобы R1 или R2 был не более 50 Ом, если частота коммутации максимальна.

R2 должен быть расположен близко от входа E-502.

А.1.5.5. Интегрирующая цепь. Режим “с общей землёй”

А.1.5.6. Интегрирующая цепь. Режим “дифференциальный”

Коэффициент передачи напряжения в частотной полосе пропускания равен R2/(R1+R2).

Если многоканальный режим, то необходимо чтобы $1/F_{ADC} >> R1*R2*(C+10^{-10})/(R1+R2)$, или, если R2 отсутствует, то $1/F_{ADC} >> R1*(C+10^{-10})/R1$. где F_{ADC} - частота преобразования АЦП.

Необходимо, чтобы R2 был не более 50 Ом, если частота коммутации максимальна.

R2, C должны быть расположены близко от входа E-502.

А.1.5.7. Закрытый вход. Режим “с общей землёй”

А.1.5.8. Закрытый вход. Режим “дифференциальный”

Подключение рекомендовано для одноканального режима.

R должен быть расположен близко от входа E-502.

А.1.5.9. Закрытый вход с делителем. Режим “с общей землёй”

А.1.5.10. Закрытый вход с делителем. Режим “дифференциальный”

В многоканальном режиме подключение корректно только при R2<<R1 и R2 ≤ 50 Ом.
R2 должен быть расположен близко от входа E-502.
Коэффициент передачи напряжения в полосе пропускания равен R2/(R1+R2).

Так подключать нельзя!

А.1.5.11. Индуктивный датчик. Режим “с общей землёй”	А.1.5.12. Индуктивный датчик. Режим “дифференциальный”

Резистор R выполняет функцию демпфера для подавления колебательного процесса в L-C-контуре, где C – эквивалентная суммарная ёмкость, приложенная параллельно L. Собственную ёмкость входа АЦП оценочно принимают за 25 пФ. Резистор R должен быть расположен близко от входа E-502.

А.1.6. Подключение к входу АЦП до 16-ти дифференциальных источников напряжения

А.1.6.1. Общий случай

Только для поддиапазонов напряжений E-502: ± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В.

А.1.6.2. Дифференциальное подключение изолированного источника напряжения

Необходимо соблюдение условия: (R1 = R2) ≤ 50 Ом, если частота коммутации максимальна.

R1, R2 располагать близко от входа E-502

Только для поддиапазонов напряжений:

± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В.

А.1.6.3. Дифференциальное подключение изолированного источника напряжения с делителем

Необходимо: R1 ≤ 50 Ом, если частота коммутации максимальна, R1 = R2, R3=R4..

R1, R2 располагать близко от входа E-502.

Коэффициент передачи по напряжению равен (R1+R2)/(R1+R2+R3+R4)

Только для поддиапазонов напряжений:

± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

Частный случай: дифференциальное подключение индуктивного датчика:

Только для поддиапазонов напряжений:

± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

Только для поддиапазонов напряжений:

± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

А.1.6.4. Дифференциальное подключение обмотки со средней точкой

R1 располагать близко от входа E-502.

А.1.6.5. Дифференциальное подключение обмотки со средней точкой через делитель

R1 располагать близко от входа E-502.

Только для поддиапазонов напряжений E-502: ± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В	*Только для поддиапазонов напряжений E-502:* ± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

А.1.7. Подключение к входу АЦП для случая, когда общий провод источников сигнала имеет потенциал смещения **Uсм не более ± 1 В** относительно цепи AGND.

А.1.7.1. Подключение до 32-х каналов. Режим “с общей землёй”

Ограничения см. п.4.4, стр.34!

А.1.7.2. Подключение до 16-ти каналов. Режим “дифференциальный”

Ограничения см. п.4.4, стр.34!

А.1.8. Измерение падения напряжения на участке цепи в дифференциальном режиме (до 16-ти каналов)

Данное подключение позволяет измерить падение *напряжения на резисторе R2.* **Для одноканального режима** R1, R2, R3 могут являться также и импедансами ёмкостного или индуктивного характера, но с тем условием, чтобы по постоянному току цепи используемые цепи X и Y не были разорваны. **В многоканальном режиме** эквивалентный импеданс, отнесённый к входу АЦП, должен быть активным. Необходимо, чтобы R2 был не более 50 Ом, если частота коммутации максимальна. Ограничения см. п.4.4, стр.34!

А.1.9. Дифференциальное подключение обмотки трансформатора (дросселя) со средней точкой и смещённым потенциалом относительно AGND

Ограничения:

|Uсм| ≤ 1 В

Только для поддиапазонов напряжений E-502:
± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

А.1.10. Пример смешанного подключения источников напряжения “с общей землёй” и дифференциальных.

А.1.11. Подключение источника тока ко входу АЦП

А.1.11.1. Режим “с общей землёй”

А.1.11.2. Дифференциальный режим

Установленный поддиапазон АЦП ±U должен соответствовать $U=I_{MAX}*R$, при этом источник тока должен иметь запас по напряжению не менее, чем U. Резистор R всегда необходимо располагать близко от входа АЦП. В любом случае, резистор R должен быть менее 50 Ом в многоканальном режиме на максимальной частоте коммутации.

А.1.11.3. Дифференциальный режим, смещённый потенциал источника тока относительно AGND

А.1.11.4. Дифференциальный режим, изолированный источник тока

Только для поддиапазонов напряжений E-502: ± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

Установленный поддиапазон измерения АЦП ±U должен соответствовать $U=I_{MAX}*R$, при этом, источник тока должен иметь запас по напряжению не менее, чем U. Резистор R всегда необходимо располагать близко от входа АЦП. Резисторы R, R1, R2 должны быть менее 50 Ом в многоканальном режиме на максимальной частоте коммутации. **|Uсм| ≤ 1 В**

А.1.12. Согласованное подключение удалённых источников тока или напряжения через длинную линию с волновым сопротивлением Zв

А.1.12.1. Режим “с общей землёй”

А.1.12.2. Дифференциальный режим

А.1.12.3. Дифференциальное подключение изолированного источника тока или напряжения

R1=R2

R1+R2 = Zв

Схема корректна только для следующих установленных поддиапазонов напряжений E-502:

± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

В.2. Подключение выходов ЦАП.

Для реализации функции ЦАП в E-502-▒-▒-D выходы DAC1 и DAC2 должны быть предварительно сконфигурированы джамперами, см. п. 2.2.1 на стр. 10

А.1.13. 2-х канальный выход ±5 В

А.1.14. Одноканальный дифференциальный выход ±10 В

Дифференциальный выход ±10 В реализуется как разностное напряжение между выходами DAC1 и DAC2

B.3. Подключение цифровых входов и выходов.

A.1.15. Подключение светодиода или входа оптрона. Вариант 1

Светодиод светится при “логической единице” на выходе DO.

A.1.16. Подключение светодиода или входа оптрона. Вариант 2

Светодиод светится при “логическом нуле” на выходе DO

A.1.17. Подключение контакта к цифровому входу

A.1.17.1. Вариант 1

Разомкнутому контакту соответствует логическая единица. Рекомендуемый номинал резистора R1 от 3 до 5 кОм.

R1 не потребуется, если программно включена внутренняя резисторная подтяжка на соответствующем входе.

A.1.17.2. Вариант 2

Разомкнутому контакту соответствует логический ноль. Рекомендуемый номинал резистора R1 от 3 до 5 кОм. В данном случае, внутренняя резисторная подтяжка должна быть выключена.

A.1.17.3. Подключение выхода оптрона к входу синхронизации

Цифровые входы DI_SYN1,2, которые могут быть использованы как входы синхронизации, адаптированы для прямого подключения выхода оптрона. Внутренняя резисторная подтяжка входа DI_SYN1,2 должна быть программно включена.

Литература.

[1] А.В. Гарманов - "Подключение измерительных приборов. Электросовместимость и помехозащита". - М.: L-Card, 2003

[2] Терминология по измерительным системам – раздел техподдержки на сайте L-Card: www.lcard.ru/lexicon

[3] Типичные вопросы и ответы (FAQ) - раздел техподдержки на сайте L-Card: www.lcard.ru/faq

Список таблиц.

Табл. 4-1: Разъём Analog 25
Табл. 4-2: Разъем Digital 28
Табл. 4-3 Предельно допустимые условия входов-выходов E-502 33
Табл. 4-4 Предельно допустимые сквозные токи по цепям GND, AGND, DGND 33

Список иллюстраций

Рис. 1-1. Система обозначений модификаций модуля E-502 5
Рис. 1-2. Вид спереди (на переднюю панель) 7
Рис. 1-3. Вид сзади (на заднюю панель) 7
Рис. 2-1. Внутренняя конфигурация 9
Рис. 3-1. Иллюстрация кадрового принципа получения данных АЦП 16
Рис. 3-2. Структура системы синхронизации в E-502 18
Рис. 3-3. Принцип получения данных АЦП (детально) 20
Рис. 3-4. Функциональная схема 22
Рис. 4-1: Разъём Analog 25
Рис. 4-2: Разъём Digital 27
Рис. 4-3: Схема синхронизации ведущий-ведомый 30
Рис. 4-4: Схема синхронизации ведущий-два ведомых 30
Рис. 4-5: Пример схемы синхронизации двумя цепями 31
Рис. 4-6: Пример группированного соединения цифровых линий: три шины по 8 бит плюс 1 вход DI_SYN1. 31
Рис. 4-7. JTAG 32

Оглавление

ГЛАВА 1. ОБЩЕЕ ЗНАКОМСТВО.....4

1.1. Информация для заказа.....5
1.1.1. Комплект заказа 6

1.2. Внешний вид и основные элементы конструкции.....7

ГЛАВА 2. ИНСТАЛЛЯЦИЯ И НАСТРОЙКА. 8

2.1. Конфигурация E-502 “по умолчанию”. 8

2.2. Элементы внутренней конструкции и конфигурация E-502. 9
2.2.1. Конфигурация выходов ЦАП разъёма Analog (DAC1/+15V/AGND/NC и DAC2/-15V/DGND/NC) 10
2.2.2. Конфигурация разрешения активного состояния цифровых выходов DO1…DO16. 10

2.1. Функции светодиодов состояния на передней панели. 10
2.1.1. Светодиод LED1. 10
2.1.2. Светодиод LED2. 11
2.1.3. Светодиоды Link и Activity (на разъёме LAN) в модификациях E-502-P-EU. 11

2.2. Серийный номер. Номер версии E-502. Идентификация модуля в многомодульной конфигурации 12

2.3. Установка ПО.....12

ГЛАВА 3. УСТРОЙСТВО И ПРИНЦИП РАБОТЫ E-502. 13

3.1. Соглашения.....13
3.1.1. Соглашение по нумерации.....13
3.1.2. Допущение по понятию “частота” 13

3.2. Введение (общие сведения). 13

3.3. Принцип работы 15
3.3.1. Опорная частота.....15
3.3.2. Канал АЦП. 15
3.3.3. Канал цифрового ввода. 16
3.3.4. Каналы цифрового вывода и ЦАП. 17
3.3.5. Общий принцип синхронизации в E-502.....17
3.3.6. Настройка соотношения между временем установления сигнала и разрешением для каждого канала АЦП.....19
3.3.7. Относительные коммутационные задержки в каналах АЦП. 21
3.3.8. Относительные задержки каналов АЦП, ЦАП и каналов ввода-вывода. 21

3.4. Принцип работы и функциональная схема.....22

ГЛАВА 4. ПОДКЛЮЧЕНИЕ СИГНАЛОВ. 24

4.1. Цепи DGND, AGND 24

4.1. Цепи GND 0 V, DGND, AGND 24

4.2. Описание разъёмов E-502. 24
4.2.1. Разъём *Analog*. 24
4.2.2. Разъём Digital. 27
4.2.3. Разъём JTAG процессора Blackfin. 32
4.2.4. Разъём JTAG ARM-контроллера LPC-4337. 32

4.3. Предельно допустимые условия на входах-выходах сигнальных линий. 32

4.4. Рабочий диапазон напряжений входа АЦП 34

4.5. Расчёт общей мощности нагрузки выходных цепей E-502 36

ПРИЛОЖЕНИЕ А. СПЕЦИФИКАЦИИ. 37

А.1. АЦП (предварительные данные). 37
А.1.1. Собственный входной шум АЦП. 38
А.1.2. Межканальное прохождение АЦП. 39

А.2. ЦАП 39

А.3. Цифровые входы. 40

А.4. Цифровые выходы. 41

А.5. Синхронизация в E-502. 41
А.1.3. Характеристики синхронизации 41
А.1.4. Интерфейс межмодульной синхронизации 41

А.6. Характеристики стандартных интерфейсов. 42

А.7. Система питания и гальванической развязки. 43

А.8. Конструктивные характеристики. 44

А.9. Условия окружающей среды (не индустриальное исполнение). 44

ПРИЛОЖЕНИЕ В. ПРИМЕРЫ ПОДКЛЮЧЕНИЯ. 45

В.1. Подключение входов АЦП. 45
А.1.5. Подключение к входу АЦП однофазного источника напряжения 45

А.1.5.1. До 32-х каналов. Режим “с общей землёй” 45

А.1.5.2. До 16-ти каналов. Режим “дифференциальный” 45

А.1.5.3. Делитель напряжения. Режим “с общей землёй” 46

А.1.5.4. Делитель напряжения. Режим “дифференциальный” 46

А.1.5.5. Интегрирующая цепь. Режим “с общей землёй” 46

А.1.5.6. Интегрирующая цепь. Режим “дифференциальный” 46

А.1.5.7. Закрытый вход. Режим “с общей землёй” 46

А.1.5.8. Закрытый вход. Режим “дифференциальный” 46

А.1.5.9. Закрытый вход с делителем. Режим “с общей землёй” 46

А.1.5.10. Закрытый вход с делителем. Режим “дифференциальный” 46

А.1.5.11. Индуктивный датчик. Режим “с общей землёй” 47

А.1.5.12. Индуктивный датчик. Режим “дифференциальный” 47

А.1.6. Подключение к входу АЦП до 16-ти дифференциальных источников напряжения 47

А.1.6.1. Общий случай 47

А.1.6.2. Дифференциальное подключение изолированного источника напряжения 48

А.1.6.3. Дифференциальное подключение изолированного источника напряжения с делителем 48

А.1.6.4. Дифференциальное подключение обмотки со средней точкой 48

А.1.6.5. Дифференциальное подключение обмотки со средней точкой через делитель 48

А.1.7. Подключение к входу АЦП для случая, когда общий провод источников сигнала имеет потенциал смещения **Uсм не более ± 1 В** относительно цепи AGND. 49

А.1.7.1. Подключение до 32-х каналов. Режим “с общей землёй” 49

А.1.7.2. Подключение до 16-ти каналов. Режим “дифференциальный” 49

А.1.8. Измерение падения напряжения на участке цепи в дифференциальном режиме (до 16-ти каналов) 49

А.1.9. Дифференциальное подключение обмотки трансформатора (дросселя) со средней точкой и смещённым потенциалом относительно AGND 49

А.1.10. Пример смешанного подключения источников напряжения “с общей землёй” и дифференциальных. 50

А.1.11. Подключение источника тока ко входу АЦП 50

А.1.11.1. Режим “с общей землёй” 50

А.1.11.2. Дифференциальный режим 50

А.1.11.3. Дифференциальный режим, смещённый потенциал источника тока относительно AGND 50

А.1.11.4. Дифференциальный режим, изолированный источник тока 50

А.1.12. Согласованное подключение удалённых источников тока или напряжения через длинную линию с волновым сопротивлением Zв 51

А.1.12.1. Режим “с общей землёй” 51

А.1.12.2. Дифференциальный режим 51

А.1.12.3. Дифференциальное подключение изолированного источника тока или напряжения 51

В.2. Подключение выходов ЦАП. 51

А.1.13. 2-х канальный выход ±5 В 51

А.1.14. Одноканальный дифференциальный выход ±10 В 51

В.3. Подключение цифровых входов и выходов. 52

А.1.15. Подключение светодиода или входа оптрона. Вариант 1 52

А.1.16. Подключение светодиода или входа оптрона. Вариант 2 52

А.1.17. Подключение контакта к цифровому входу 52

А.1.17.1. Вариант 1 52

А.1.17.2. Вариант 2 52

А.1.17.3. Подключение выхода оптрона к входу синхронизации 52

ЛИТЕРАТУРА. 53

СПИСОК ТАБЛИЦ. 53

СПИСОК ИЛЛЮСТРАЦИЙ 53

ОГЛАВЛЕНИЕ 54