

Универсальная измерительная плата аналогового ввода ЛА-БПнХХ-ХХ

*Техническое описание и
инструкция по эксплуатации*

Для плат Rev. 3.02

– МОСКВА –
2000 год

Плата Rev. 3.02

1 Оглавление

1	ОГЛАВЛЕНИЕ	3
2	ВВЕДЕНИЕ	4
3	НАЗНАЧЕНИЕ.	4
3.1	УСЛОВИЯ ЭКСПЛУАТАЦИИ.	4
4	ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ.	6
4.1	АНАЛОГО-ЦИФРОВОЙ КАНАЛ (АЦК).	6
4.1.1	Аналоговый вход.	6
4.1.2	Статические параметры АЦК.	7
4.1.3	Динамические параметры АЦК.	7
4.2	ЦИФРОВОЙ ПОРТ.	10
4.3	ОБЩИЕ.	10
5	КОМПЛЕКТ ПОСТАВКИ.	10
6	УСТРОЙСТВО И ПРИНЦИП РАБОТЫ.	11
6.1	КОНСТРУКЦИЯ.	11
6.2	ЭЛЕМЕНТЫ НАСТРОЙКИ.	11
6.2.1	(SA1) Выбор базового адреса.	11
6.3	ЭЛЕМЕНТЫ ИНТЕРФЕЙСА.	13
6.3.1	Разъем XPI.	13
6.3.2	Разъем XP2.	14
7	ФУНКЦИОНАЛЬНАЯ СХЕМА	16
7.1	ОПИСАНИЕ ФУНКЦИОНАЛЬНОЙ СХЕМЫ.	16
7.2	АНАЛОГО-ЦИФРОВОЙ КАНАЛ.	19
7.3	ВЫБОР ЧАСТОТЫ ДИСКРЕТИЗАЦИИ АЦП.	20
7.4	ЗАПУСК И ОСТАНОВ ПРЕОБРАЗОВАНИЯ.	21
7.5	ЦИФРО-АНАЛОГОВЫЙ ПРЕОБРАЗОВАТЕЛЬ.	22
7.6	УСТРОЙСТВО АДРЕСНОГО СЧЕТЧИКА	27
7.7	ЛА-БП: ОПИСАНИЕ ВНУТРЕННИХ РЕГИСТРОВ ПЛАТЫ.	248
8	ПРИМЕР ПРОГРАММИРОВАНИЯ И РАБОТЫ С ПЛАТОЙ.	32
9	УКАЗАНИЯ МЕР БЕЗОПАСНОСТИ.	35
10	ПОДГОТОВКА К РАБОТЕ.	35
10.1	ОБЩИЕ ПОЛОЖЕНИЯ.	35
10.2	УСТАНОВКА ПЛАТЫ.	36
11	ПОРЯДОК РАБОТЫ.	37
11.1	УКАЗАНИЯ ПО ПОДКЛЮЧЕНИЮ СИГНАЛОВ.	37
11.2	УПРАВЛЕНИЕ И ПРОГРАММИРОВАНИЕ.	37
11.2.1	Программа загрузки конфигурации.	38
11.2.2	Тесты и примеры.	38
11.2.2.1	Программа проверки памяти.	38
11.2.2.2	Программа установки синхронизации.	39
11.2.3	Спектроанализатор.	40
11.2.4	Утилита сбора данных.	40
	ПРИЛОЖЕНИЕ 1. ДИНАМИЧЕСКИЕ ПАРАМЕТРЫ АЦК.	41
	ПРИЛОЖЕНИЕ 2. ПРИМЕРНОЕ РАСПРЕДЕЛЕНИЕ АДРЕСНОГО ПРОСТРАНСТВА IBM PC/AT.	46
	ПРИЛОЖЕНИЕ 3. ЧИСЛОВЫЕ СООТНОШЕНИЯ.	47
	ПРИЛОЖЕНИЕ 4. СЛОВАРЬ СОКРАЩЕНИЙ.	49
	ПРИЛОЖЕНИЕ 5. СИГНАЛЫ СВЯЗИ ПЛАТЫ ЛА-БП С ШИННОЙ ISA-16	54
	ПРИЛОЖЕНИЕ 6. СЛОВАРЬ ТЕРМИНОВ.	51

2 Введение

Настоящее техническое описание и инструкция по эксплуатации (далее ТО) предназначено для ознакомления с устройством, принципом работы и основными правилами эксплуатации и обслуживания платы аналогового и цифрового ввода/вывода ЛА-БП (далее Плата).

Примечание. В связи с постоянной работой по совершенствованию и улучшению изделия в конструкцию могут быть внесены незначительные изменения, не отраженные в настоящем издании.

Плата является сложным современным электронным устройством, работающим в составе персонального компьютера (ПК) и управляется с помощью специального программного обеспечения (ПО).

Для организации пользователем более эффективной и надежной работы в руководстве приводятся некоторые сведения о методиках измерений, использующихся в программах и внутренней организации ПЭВМ.

При изложении материала в ТО употребляются термины и сокращения, специфические для описания Платы или характерные для литературы по компьютерной и измерительной технике. Для облегчения восприятия в конце ТО имеются приложения со словарями таких терминов и сокращений.

3 Назначение.

Плата предназначена для сбора аналоговых сигналов и ввода их в ПК IBM PC-AT совместимого компьютера. Плата занимает в нем один разъем (слот) шины ISA-16.

Также плата позволяет вводить и выводить 8 или 16 бит данные цифровой информации через порт ввода-вывода.

Плата управляется программно непосредственно от ПК. Программирование платы, на нижнем уровне или с использованием поставляемых драйверов для MS DOS и Windows, имеет конечной целью включение ее в состав комплексных измерительных систем.

3.1 Условия эксплуатации.

По исполнению Плата относится к не стандартизованной измерительной радиоэлектронной аппаратуре (РЭА) и предназначена для проведения высокоточных измерений и мониторинга технологических процессов. По классификации условий эксплуатации данная РЭА относится к **1 группе**. Ниже приведены дестабилизирующие факторы, нормированные для этой группы.

Прочность при синусоидальных вибрациях

Частота	ν , Гц	20
Ускорение	α , м/с ²	19,6
Время испытаний	$t_{\text{выд}}$, час.	>0,45

Обнаружение резонансов в конструкции

Частота	ν , Гц	10...30
Размер области	ξ , мм	0,5...0,8
Время испытаний	$t_{\text{выд}}$, мин.	>0,4

Воздействие повышенной влажности

Влажность	Вл, %	80
Температура	Т, К	298
Время испытаний	$t_{\text{выд}}$, час.	48

Воздействие пониженной температуры

Влажность	Вл, %	80
Температура	Т, К	278
Время испытаний	$t_{\text{выд}}$, час.	2...6

Воздействие повышенной температуры

Предельная температура	$T_{\text{прд}}$, К	328
Рабочая температура	$T_{\text{рб}}$, К	313
Время испытаний	$t_{\text{выд}}$, час.	2...6

Воздействие пониженного атмосферного давления

Давление	ρ , кПа	61
Температура	Т, К	263
Время испытаний	$t_{\text{выд}}$, час.	2...6

Прочность при транспортировании

Частота	ν , мин ⁻¹	40...80
Ускорение	$\alpha_{\text{макс}}$, м/с ²	49...245
Время испытаний	$t_{\text{и}}$, мс	5...10

Воздействие соляного (морского) тумана

Температура	Т, К	300
Дисперсность (95% капель)	А, мкм	1...10
Водность	Б, г/м ³	2...3
Время испытаний	$t_{\text{выд}}$, час.	24

4 Технические характеристики.

4.1 Аналого-цифровой канал (АЦК).

4.1.1 Аналоговый вход.

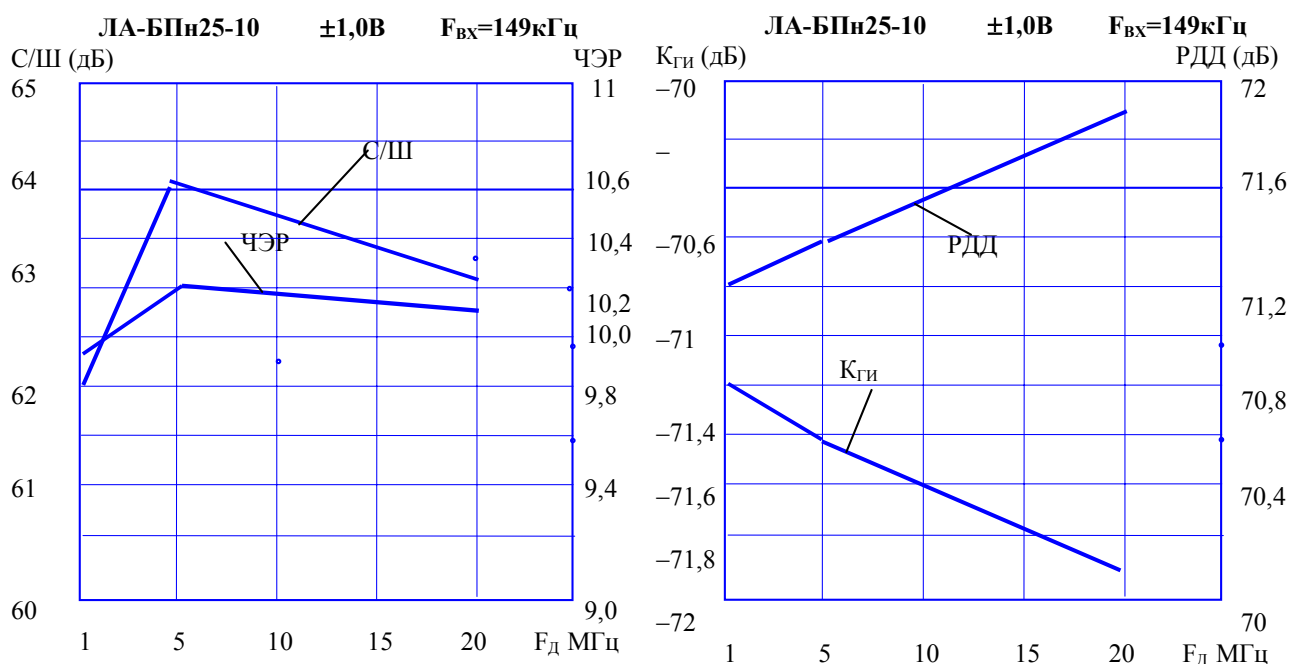
Количество аналоговых каналов	—	8 однополюсных
Количество каналов с модулем МУЛ-БП	-	16 однополюсных
Входное сопротивление (импеданс)	—	Не менее 1 МОм ; параллельная емкость 12 пФ
Входной ток		Не более 3мкА
Количество бит в выходном регистре АЦП	—	12 для ЛА-БПХХ-12 10 для ЛА-БПХХ-10
Максимальная частота выборки	—	40 МГц для ЛА-БПн25-12, ЛА-БПн25-10 20 МГц для ЛА-БПн50-10 10 МГц для ЛА-БПн100-12
Объем устанавливаемой памяти		64Мбайт-128Мбайт (32-64 Мслов)
Минимальная и максимальная входная частота внешнего тактового сигнала	—	200КГц - 10 МГц, меандр с длительностью фронтов не более 5нс и уровнями TTL.
Защита по напряжению всех входных каналов	—	±15В (при включенном и выключенном питании)
Диапазон входного сигнала	—	±1В
Передача данных	—	Программный обмен по биту готовности или по прерыванию.
Запуск АЦП	—	Программный или компараторов от начального номера сигнала амплитудой ±1В или внешних сигналов амплитудой ±5В
Входное сопротивление (импеданс) внешних каналов синхронизации	—	Не менее 50кОм ; параллельная емкость 12 пФ

4.1.2 Статические параметры АЦК.

Параметр	Типичное значение	Максимальное значение
Дифференциальная нелинейность	± 1 МЗР	± 2 МЗР
Интегральная нелинейность	± 1 МЗР	± 3 МЗР
Ошибка сдвига	± 5 МЗР	± 8 МЗР
Собственный шум платы (СКО)	3 МЗР	6 МЗР

4.1.3 Динамические параметры АЦК.

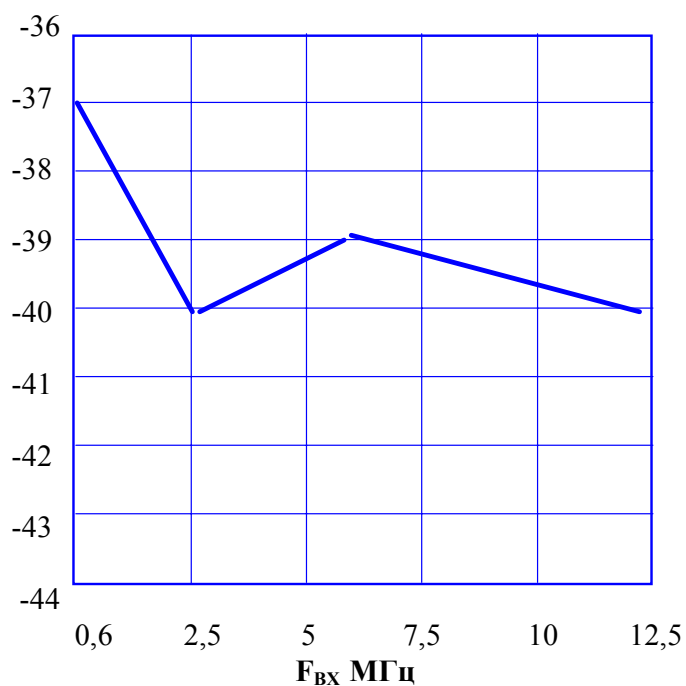
1. Графики зависимости основных динамических параметров от входной частоты при диапазоне входных сигналов платы $\pm 1,0$ В. На плату подавался тестовый калибровочный сигнал с реальным динамическим диапазоном не менее 75 дБ, (меньшими, чем ожидаемые на испытываемой плате).



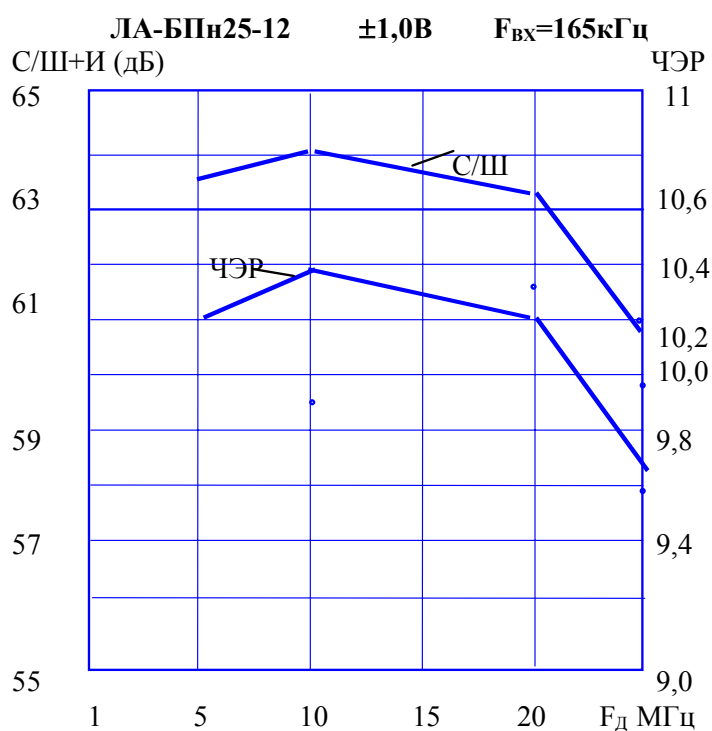
2. Проникание из канала в канал. Данные снимались при подаче сигнал частотой

100 кГц амплитудой $\pm 1,0$ В на 1-й канал и подаче высокочастотного сигнала на 2-й канал амплитудой $\pm 1,0$ В различной частоты. Частота дискретизации 20 МГц. Проникание определялось по преобразованию Фурье при помощи программы **osc.exe**.

$F_d=40$ МГц ЛА-БП-н25-10
Уровни проникания в 1-й канал дБ

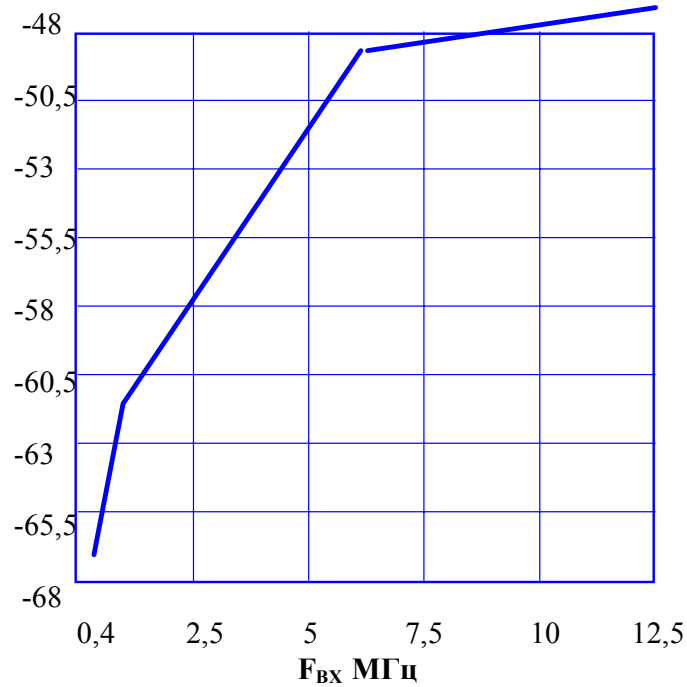


3. Графики зависимости основных динамических параметров от входной частоты при диапазоне входных сигналов платы ЛА-БП-н25-12 $\pm 1,0$ В.



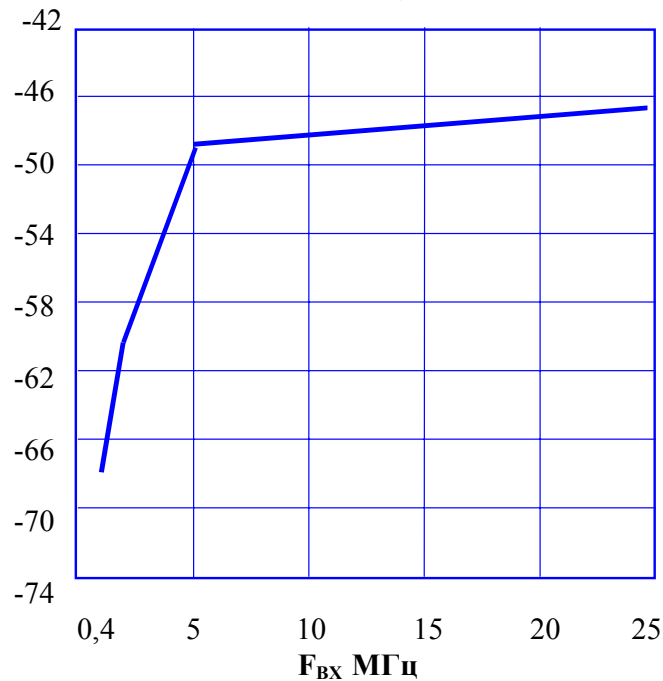
4. Проникание из канала в канал. Данные снимались при подаче сигнал частотой 166 кГц амплитудой $\pm 1,0$ В на 1-й канал и подаче высокочастотного сигнала на 2-й канал амплитудой $\pm 1,0$ В различной частоты. Частота дискретизации 5 МГц. Проникание определялось по преобразованию Фурье на программе osc.exe.

$F_d=5$ МГц ЛА-БП-н25-12
Уровни проникания в 1-й канал дБ



5. Проникание из канала в канал платы ЛА-БП-н25-12. Данные снимались при подаче сигнал частотой 166 кГц амплитудой ± 1.0 В на 1-й канал и подаче высокочастотного сигнала на 2-й канал амплитудой ± 1.0 В различной частоты. Частота дискретизации 2,5 МГц. Проникание определялось по преобразованию Фурье на программе osc.exe.

$F_d=2,5$ МГц ЛА-БП-н25-12
Уровни проникания в 1-й канал дБ
 $U_{ВХ} = 1,0$ В



4.2 Цифровой порт.

Количество линий	—	Два 8-битных порта ввода /вывода с независимым программированием
Питание для внешних цепей	-	+5Вольт. Установлена защита до 1А.
Режим выходных линий	—	с защелкой
Уровни и пороговые значения	—	ТТЛ совместимые
Длина подключаемого кабеля	—	до 1 м

Дополнительно. Все входы и выходы ТТЛ совместимые. КМОП совместимость достигается дополнительным включением резисторов сопротивлением 10 кОм между входами/выходами портов и источником напряжения +5 В.

***Внимание!** Длина кабеля, подключаемого к цифровым входам/выходам, не должна превышать регламентированного 1 метра. Кроме того, на линии данных не установлена защита от перенапряжения, поэтому во избежание выхода из строя устройства не подавайте сигналы с напряжениями более +5В и менее 0В (даже кратковременно).*

4.3 Общие параметры.

Шина интерфейса ПК	—	ISA-16
Потребляемая мощность	—	+5В 700мА
Габариты	—	235x100x30мм

***Внимание!** При установке нескольких плат учитывайте потребление всех плат, таким образом, что бы не превысить максимальные токи источника питания! Обычно источник настольного компьютера отдает в нагрузку по линии +5В ток порядка 16А.*

5 Комплект поставки.

Наименование	Количество
Плата ЛА-БПХХ с шиной ISA-16 (для IBM PC-AT) и установленной памятью	1 шт.
Ответные части внешних разъемов	2 шт.
Техническое описание и инструкция по эксплуатации с гарантийными обязательствами	1 шт.
Комплект дискет с программным обеспечением	1 шт.
Упаковочная тара (коробка) для транспортировки	1 шт.

6 Устройство и принцип работы.

6.1 Конструкция.

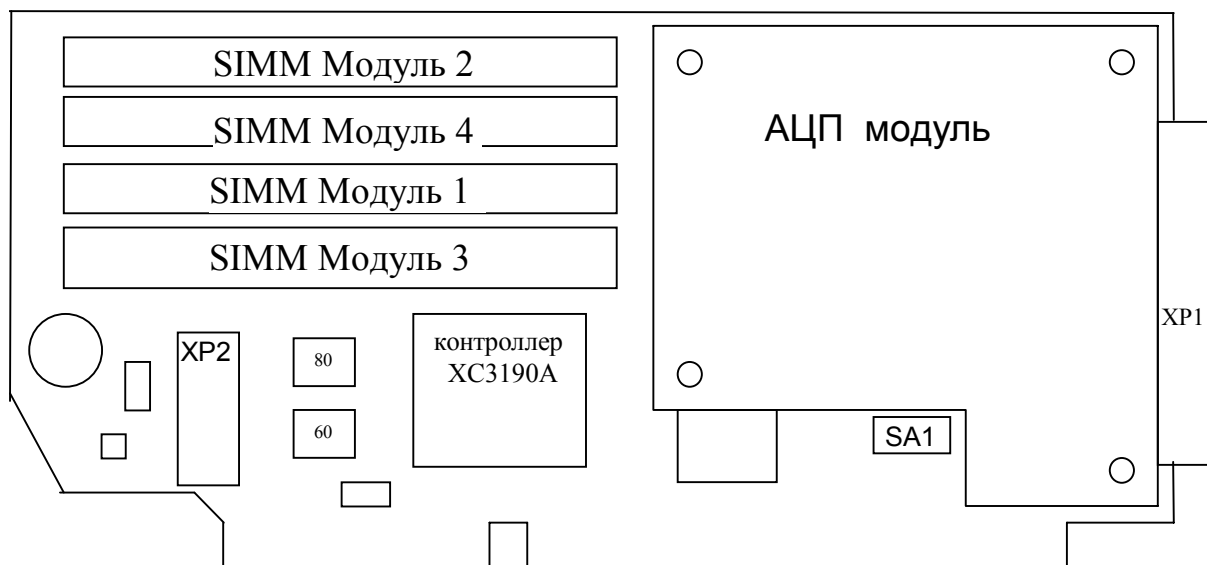


Рис.1 Схема расположения разъемов и переключателей.

Разъем	Назначение
XP1	Входной разъем аналогового канала (тип DB37)
XP2	Разъем цифрового порта ввода/вывода (тип Б1-20)
Переключатель	Назначение
SA1	Выбор базового адреса

6.2 Элементы настройки.

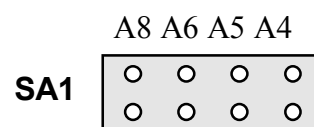
ПОЛЕЗНОЕ ЗАМЕЧАНИЕ: *прежде чем проводить любые изменения положений перемычек на плате, зарисуйте текущее положение перемычек. Это позволит ВАМ легко вернуться к предыдущему положению.*

6.2.1 (SA1) Выбор базового адреса.

Базовый адрес (БА) выбирается с помощью переключателя SA1, размещённого на печатной плате модуля, с помощью вертикальных перемычек. При этом для дешифрации базового адреса используются только шесть старших адресных линий, в то время как четыре младших ад-

ресных линий A0, A1, A2, и A3 применяются непосредственно для адресации внутренних регистров модуля и выполнения управляющих команд.

На контакты переключателей выведены только четыре линии шины селектора адреса, соответствующие адресной магистрали ПК: A4, A5, A6, A8. Линии же A9=1 и A7=0 – сконфигурированы жёстко.

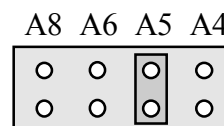


Если переключатель замкнут, соответствующая ей адресная линия имеет уровень логического "0" (вкл.), если переключатель разомкнут (снят) – уровень логической "1" (выкл.). В таблице приведены возможные комбинации базовых адресов¹:

БА	Номер	A8	A6	A5	A4
200h	0	ВКЛ	ВКЛ	ВКЛ	ВКЛ
210h	1	ВКЛ	ВКЛ	ВКЛ	ОТКЛ
220h	2	ВКЛ	ВКЛ	ОТКЛ	ВКЛ
230h	3	ВКЛ	ВКЛ	ОТКЛ	ОТКЛ
240h	4	ВКЛ	ОТКЛ	ВКЛ	ВКЛ
250h	5	ВКЛ	ОТКЛ	ВКЛ	ОТКЛ
260h	6	ВКЛ	ОТКЛ	ОТКЛ	ВКЛ
270h	7	ВКЛ	ОТКЛ	ОТКЛ	ОТКЛ
300h	8	ОТКЛ	ВКЛ	ВКЛ	ВКЛ
310h	9	ОТКЛ	ВКЛ	ВКЛ	ОТКЛ
320h	A	ОТКЛ	ВКЛ	ОТКЛ	ВКЛ
330h	B	ОТКЛ	ВКЛ	ОТКЛ	ОТКЛ
340h	C	ОТКЛ	ОТКЛ	ВКЛ	ВКЛ
350h	D	ОТКЛ	ОТКЛ	ВКЛ	ОТКЛ
360h	E	ОТКЛ	ОТКЛ	ОТКЛ	ВКЛ
370h	F	ОТКЛ	ОТКЛ	ОТКЛ	ОТКЛ

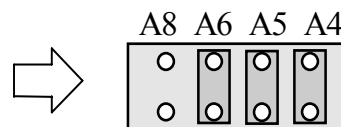
Пример 1. Установленные переключатели для всех разрядов (A5, A6, A7, A8) соответствуют базовому адресу модуля **200h**, а обращение к его внутренним регистрам будет производиться в пространстве адресов **200h÷20Fh**.

Пример 2. Адресу **350h** будет соответствовать установленная единственная переключатель в разряде **A5** (см. рисунок), при этом модуль займет адресное пространство **350h÷35Fh**.



Базовый адрес платы необходимо устанавливать так, чтобы не возникало конфликтов с другими устройствами, т.е. в поле занимаемых ею адресов не попадали адреса портов уже вставленных в компьютер плат. В Приложение 2 показано несколько возможных конфигураций стандартных устройств, а также плат Центра АЦП.

Информация. Установка базового адреса платы ЛА-БП на производстве – **300h**.



При установке платы в компьютер не должно быть конфликтов с другими устройствами, как в адресном пространстве, так и по прерываниям.

¹ Все адреса приведены в шестнадцатеричной (hex) системе счисления или в гексакодах.

6.3 Элементы интерфейса.

6.3.1 Разъем XP1.

Разъём XP1 предназначен для ввода аналоговых сигналов АЦП, внешнего тактового сигнала и двух внешних аналоговых сигналов синхронизации.

Все входы этого разъёма имеют защиту платы от подачи входного напряжения не более:

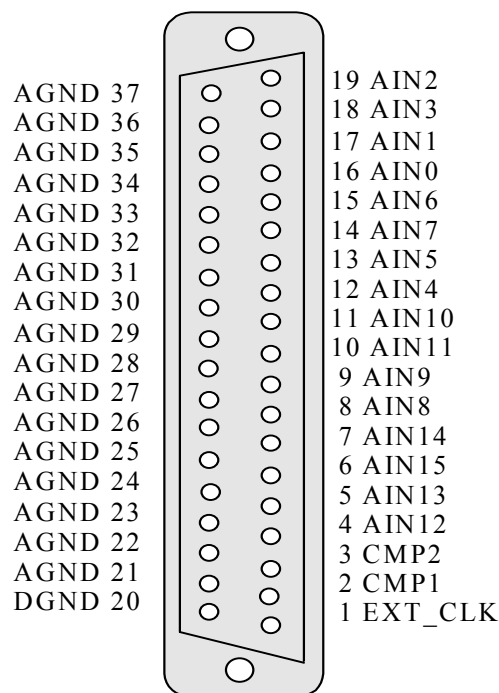
**±15Вольт – аналоговых входов,
±25Вольт - внешней синхронизации,
+15Вольт – сигнала внешнего тактового входа.**

При подключении источника большего напряжения – плата может выйти из строя!

Применяемый тип разъёма предназначен для обеспечения разъёмных соединений. Монтаж соединителей осуществляется с проводом пайкой.

Технические характеристики, гарантируемые изготовителем:

- максимальный рабочий ток – **5А** на контакт;
- максимальное рабочее напряжение – **1000В**;
- сопротивление изоляции – **1000МОм**;
- сопротивление контактов – **10мОм**.



Вид на разъем XP1 со стороны лицевой панели

Описание сигналов

AIN0÷AIN15 – аналоговые входы каналов 1÷16

Дополнительно. Максимальная амплитуда входного сигнала для аналоговых входов – **±1 В**.

AGND – аналоговая земля.

CMP1 – аналоговый вход компаратора 1.

CMP2 – аналоговый вход компаратора 2.

Дополнительно. Максимальная амплитуда входного сигнала для внешней синхронизации – **±5 В**.

DGND – цифровая земля.

EXT_CLK – внешняя частота дискретизации;

Дополнительно. Максимальная амплитуда входного сигнала для цифрового входа **0...+5 В**.

Внимание! Для сигналов *AIN*, *CMP1* и *CMP2* необходимо использовать аналоговую землю (*AGND*).

Внимание! Для сигнала *EXT_CLK* необходимо использовать цифровую землю *DGND*.

Профилактика помех.

Необходимо следить, чтобы напряжения на входах не превышали $\pm 2\text{В}$ относительно земли, так как в противном случае они будут оказывать значительное влияние на другие каналы.

В случае если используются не все аналоговые каналы платы ЛА-БПХХ, неиспользуемые каналы необходимо заземлить проводом минимальной длины (соединить с аналоговой землей *AGND*). Это устранил наводку помех со стороны свободных каналов. Если их оставить незаземленными, то возможно проникание шума через мультиплексор и на входе АЦП будет дополнительный шум, дающий ухудшение отношения *С/Ш* и, как следствие, приводящий к уменьшению числа эффективных разрядов для сигналов в используемых каналах. Эти помехи зависят от конкретных условий применения платы и не всегда они будут велики по величине. Тем не менее, лучше всегда следовать предлагаемому выше правилу, чтобы измерять только полезные сигналы используемых каналов.

Кроме того, при подключении необходимо следить за правильным согласованием платы с входным кабелем. Для этого входной кабель с заранее известным волновым сопротивлением необходимо распаять непосредственно на контактах разъёма и дополнительно, параллельно точкам соединения, припаять резистор с сопротивлением равным волновому сопротивлению кабеля. Часто встречаются кабели с волновым сопротивлением 50Ω , 75Ω и ряд других. Согласование необходимо для того, что бы избежать отражений в кабеле при работе на длинную линию, которое приводит к искажениям сигнала. При этом необходимо добавить, что источник сигнала должен быть рассчитан на это сопротивление нагрузки. Для работы с низкочастотными сигналами номинал входного резистора может быть увеличен, однако при выборе входного резистора необходимо учесть входной ток платы.

Совет. Сигнальные линии неиспользуемых каналов желательно присоединять к земле вблизи разъёма *XP1*.

6.3.2 Разъём *XP2*.

Разъём *XP2* предназначен для сигналов двунаправленного цифрового порта.

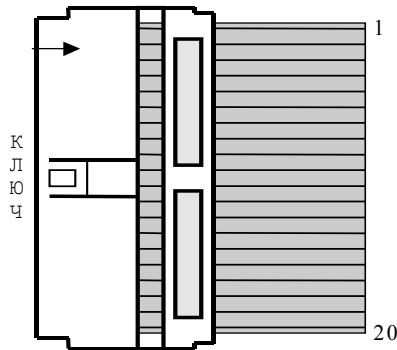
Направление передачи программируется через регистр управления порта.

Данные, предназначенные к выходу, защелкиваются в выходном регистре по записи в порт.

Данные, приходящие на плату проходят через буфер – защелку. Для стробирования данных предназначены выводы стробирования – *STR*. Данные защелкиваются во входном буфере по переходу сигнала стробирования из единицы в ноль. Неподключенный вывод или поданная единица на линии стробирования пропускает данные через буфер насквозь.

Применяемый тип разъёма предназначен для обеспечения разъёмных соединений "ленточный провод – печатная плата". Монтаж соединителей осуществляется с ленточным проводом методом прокалывания изоляции.

После соединения ленточного кабеля с ответной частью разъёма он выглядит так, как показано на рисунке ниже:



DGND	○ 1	2 ○	+5B
STR-A	○ 3	4 ○	STR-B
PB7	○ 5	6 ○	PB6
PB5	○ 7	8 ○	PB4
PB3	○ 9	10 ○	PB2
PB1	○ 11	12 ○	PB0
PA7	○ 13	14 ○	PA6
PA5	○ 15	16 ○	PA4
PA3	○ 17	18 ○	PA2
PA1	○ 19	20 ○	PA0

XP2

Технические характеристики, гарантируемые изготовителем:

- максимальный рабочий ток – **1000 мА** на контакт;
- переходное сопротивление между контактами – не более **0,02 Ом**;
- сопротивление изоляции – **1000МОм**.

Описание сигналов

PA0÷PA7 – порт А ввода-вывода.

PB0÷PB7 – порт В ввода-вывода.

STR-A, STR-B – сигналы стробирования данных на вход.

DGND – цифровая земля.

+5B – питание внешних устройств (ток потребления не более 500мА); при токе нагрузки более 1 Ампера сработает защита на самовосстанавливающемся предохранителе. После снятия перегрузки восстановится цепь подачи питания на выходном разъеме.

Установленный рядом с этим разъемом контрольный светодиод погаснет в случае перегрузки.

7 Функциональная схема

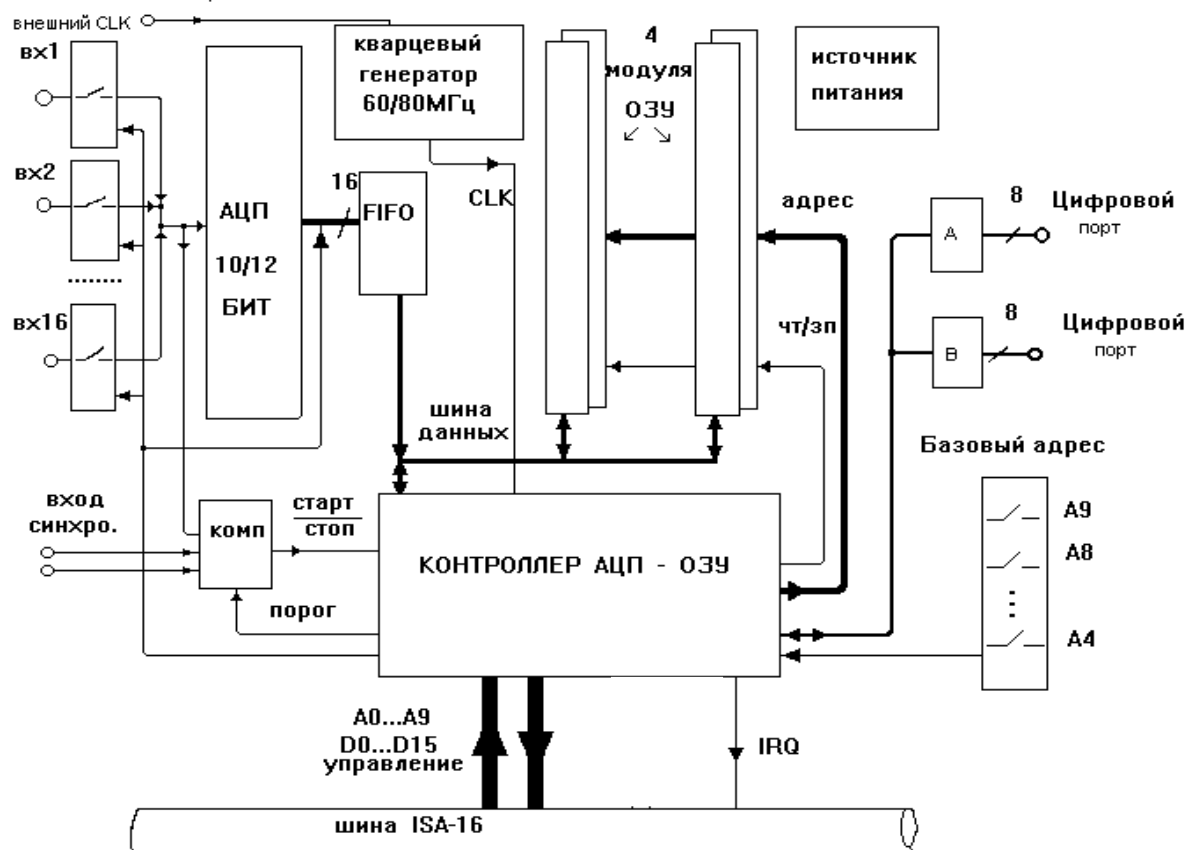


Рис. 1. Функциональная схема платы ЛА-БП.

7.1 Описание функциональной схемы.

Плата ЛА-БПnXX-XX состоит из следующих основных узлов: входных цепей и схем защиты по входу, быстродействующего аналогового мультиплексора, АЦП с предварительным усилителем, двух программируемых компараторов канала синхронизации, цифрового буфера данных, двух задающих кварцевых генераторов, модулей памяти SIMM, двух 8 - битных цифровых регистров ввода/вывода и входного 8 - разрядного буфера, программируемого контроллера и источников высокостабильного питания.

Входные цепи 8(16) аналоговых каналов с цепями защиты от перенапряжения не более 15 вольт, выполнены на элементах поверхностного монтажа, что обеспечивает малую входную емкость и низкий уровень взаимоперехвата сигналов. Режимы работы с аналоговыми каналами: работа с любым из 16 каналов или последовательное сканирование каналов со стартового канала, от которого может проходить синхронизация сбора данных.

Аналоговый мультиплексор обеспечивает скоростную коммутацию (до 20 МГц) от 1 до 8(16) входных каналов в соответствии с заданным алгоритмом мультиплексирования и передает входной сигнал на модуль АЦП и компаратор синхронизации с программируемыми порогами срабатывания для формирования импульсов синхронизации.

Модуль АЦП - законченный узел. Он состоит из схемы широкополосного усилителя (0 - 40 МГц), схемы сдвига уровня и микросхемы АЦП, осуществляющей 6 - тактовое конвейерное преобразование аналогового сигнала в 10 или 12 битный код. С целью увеличения помехозащищенности - модуль выполнен на SMD компонентах и заключен в экран.

На платах модификации 3.02 весь аналоговый и аналого-цифровой тракт вынесен на отдельную плату- модуль МОД1, которая подключается через соединительный разъем.

На выходе АЦП установлен 2048-словный буфер по 16 бит, выполненный на микросхемах FIFO. С полученными данными АЦП (10 или 12 разрядов) в буфер заносится информация номера исследуемого канала. Буфер предназначен для временного хранения данных, оцифрованных до момента прихода синхронизации (т. наз. режим предыстории). 16 – битные поток с выхода FIFO поступает на схему распараллеливания данных. Далее 32 бита данных переписываются в основную память.

Два опорных кварцевых генератора обеспечивают широкую сетку частот синхронизации кратных степени 2.

На плате установлено 2 модуля SIMM динамической памяти с расширенным доступом (EDO RAM) от 32 мегабайт каждый модуль, и две дополнительные колодки для расширения общего объема памяти данных до 128 мегабайт.

Два 8 – разрядных порта ввода-вывода с TTL уровнями позволяют расширить возможности применения плат, например, подключить несколько внешних аналоговых мультиплексоров, схем выборки-хранения и исполнительных устройств.

Программируемый многофункциональный контролер выполняет следующие основные функции: позволяет получить широкий спектр частот дискретизации АЦП, обслуживает аналоговый мультиплексор, организует работу с динамической памятью, синхронизирует процессы на плате, обеспечивает работу с шиной и регистрами. Используемый в плате контролер позволяет быстро программно загрузить с шины новую требуемую конфигурацию к каждой индивидуальной задаче, расширяя области применения плат (плата поставляется с одной базовой конфигурацией).

Импульсный преобразователь высокостабильного напряжения обеспечивает требуемым питанием все аналоговые цепи, входной мультиплексор и цепи синхронизации. Используемая схема позволяет получать различные уровни выходных напряжений, работая от одного источника с высоким КПД и низким уровнем помех.

Микросхема идентификатора позволяет хранить типы и количество модулей памяти, частоты кварцевых генераторов и индивидуальный номер.

Цепи задания базового адреса обеспечивают селекцию установленных портов ввода - вывода (перемычек, устанавливаемых пользователем) с шины и разрешают работу платы с интерфейсом компьютера ISA - 16, а так же позволяют осуществлять загрузку микросхемы контролера.

Использование современной элементной базы с использованием изделий и компонентов поверхностного монтажа, программируемой логики и большой памяти позволяет резко улучшить массогабаритные показатели, поднять надежность, расширить круг задач возможного применения.

Конфигурация схемы контроллера АЦП и ОЗУ – программно загружаемая. При включении питания или после системного сброса в плату должны быть записаны данные конфигурации.

Информация. Описываемая ниже конфигурация платы поставляется в виде файлов загрузчиков, оптимизированных на уменьшение межканального проникания на частотах 40МГц, 30МГц и частот ниже 20МГц. При работе платы рекомендуется использовать запускаемые файлы с расширением *.COM

В файле LABP40.COM находится загрузчик, поставляемый для плат ЛАБПн25-XX-XX, оптимизированный только для работы с тактовой частотой 40МГц.

В файле LABP30.COM находится загрузчик для плат ЛАБПн25-XX-XX, оптимизированный только для работы с тактовой частотой 30МГц.

В файле LABPLOW.COM находится загрузчик для плат ЛАБПнXX-XX. Этот загрузчик обеспечивает сбор данных на всех частотах за исключением верхнего предела частот дискретизации 40MHz и 30MHz.

При работе под WINDOWS-95/98 используются загрузочные модули данных аналогичных названий, имеющие расширение *.BIT, а собственно процедура загрузки находится внутри соответствующих драйверов.

Обратите внимание, что не гарантируются параметры при работе с частотами, отличными от указанных для этих загрузчиков, поэтому при переключении диапазонов частот дискретизации требуется запускать соответствующую процедуру загрузки, если эти частоты дискретизации не поддерживаются данным загрузчиком.

Информация. При запуске программ, в случае затруднений, можно запустить программу с ключом (/?) или (-?). При этом программа выдаёт список своих допустимых параметров и возможных ключей. При запуске необходимо следить за сообщениями, выдаваемыми на экран, а в случае возникновения возможных ошибок и неточностей - откорректировать. Вместе с выполняемыми файлами на дискетах находятся примеры и дополнительная информация.

! Внимание!

!Обязательно сохраните резервные копии всех Ваших загрузчиков!

! Во избежание выхода из строя данных плат и других устройств нельзя использовать для загрузки плат файлы загрузочных данных и загрузчики от других плат, семейств и модификаций!

7.2 Аналого-цифровой канал.

Структурная схема входной части АЦК приведена на рисунке ниже.

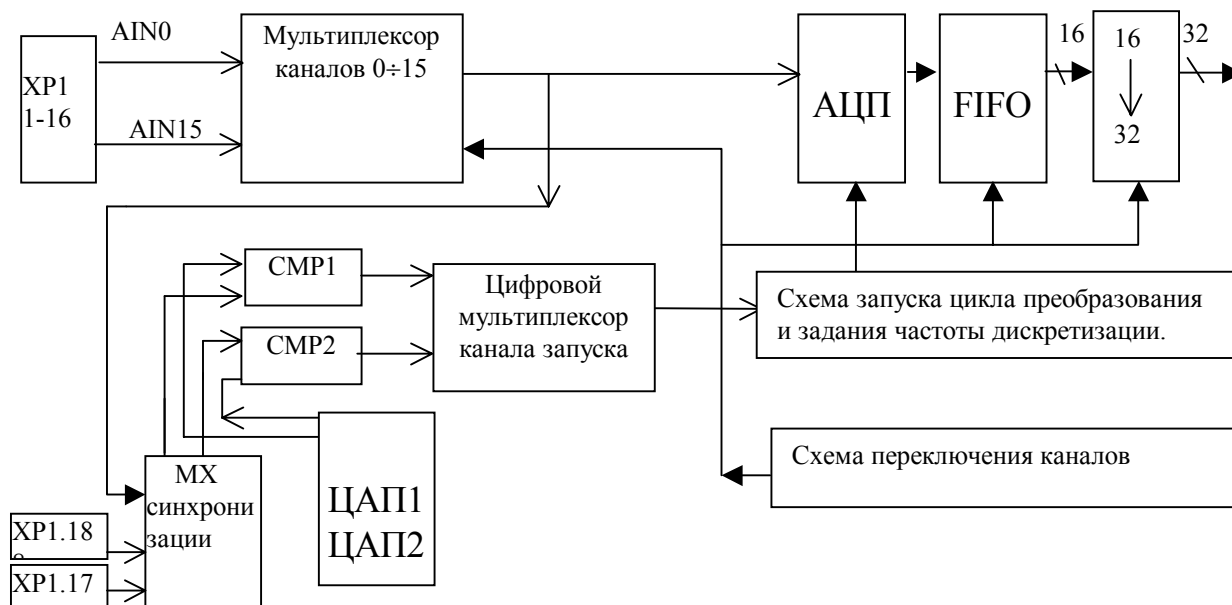


Рис. 2. Входная часть АЦК.

Входной мультиплексор позволяет работать с 8 однополюсными каналами (с установленным МУЛ-БП 16 каналов).

Регистр управления мультиплексором позволяет задать начальный и конечный каналы измерения. При сборе данных они будут циклически переключаться от заданного начального канала до заданного конечного каналов.

Аналого-цифровой преобразователь включает в себя схему выборки-хранения с временем выборки (с 12-разрядной точностью) **12.5нс** и апертурной задержкой **2 нс**.

В следующей таблице приведены выходные коды 10 и 12 бит АЦП для плат ЛА-БПХХ-10-ХХ и ЛА-БПХХ-12-ХХ.

Значение входного сигнала	Выходной код 10Бит	Выходной код 12Бит
+FSR/2	111111111100xxxx	111111111111xxxx
+FSR/2-1LSB	1111111111000xxxx	111111111110xxxx
+FSR/2-2LSB	111111110100xxxx	111111111101xxxx
AGND+2LSB	100000001000xxxx	100000000010xxxx
AGND+1LSB	100000000100xxxx	100000000001xxxx
AGND	100000000000xxxx	100000000000xxxx
AGND-1LSB	011111111100xxxx	011111111111xxxx
AGND-2LSB	011111111000xxxx	011111111110xxxx
– FSR/2+2LSB	000000001000xxxx	000000000010xxxx
– FSR/2+1LSB	000000000100xxxx	000000000001xxxx
– FSR/2	000000000000xxxx	000000000000xxxx

В таблице приняты обозначения:

- **FSR** (full-scale range) – полный диапазон (размах) входного сигнала. Для платы ЛА-БП входной диапазон $\pm 1B$;
- **LSB** (least significant bit) – самый младший разряд. Для 12-разрядного АЦП $LSB = FSR/4096 = 0,488 \text{ мВ}$, для 10-разрядного АЦП $LSB=1,95 \text{ мВ}$;
- **xxxx** – номер канала в четырех младших битах.

Выбор режима переключения каналов.

Режим переключения мультиплексора задаётся в управляющем регистре. При работе в многоканальном режиме со сканированием каналов, каналы последовательно перебираются от "номер начального канала" до "номера конечного канала". На стадии ожидания синхронизации или основного сбора активным становится начальный номер канала и перебора каналов не происходит.

FIFO – память устроенная по принципу “первый вошел–первый вышел”. Используется в плате как временное хранилище данных, цифровая линия задержки на 1030 отчетов (1024 отчета в памяти и 6 тактов конвейера внутри АЦП). После программного запуска на этапе ожидания синхронизации оцифрованные данные и текущий номер канала записываются в FIFO. С приходом синхроимпульса содержимое FIFO перезаписывается в основную память. Таким образом, в основной памяти будет содержаться канальная информация до импульса синхронизации (предыстория события без перебора каналов).

7.3 Выбор частоты дискретизации АЦП.

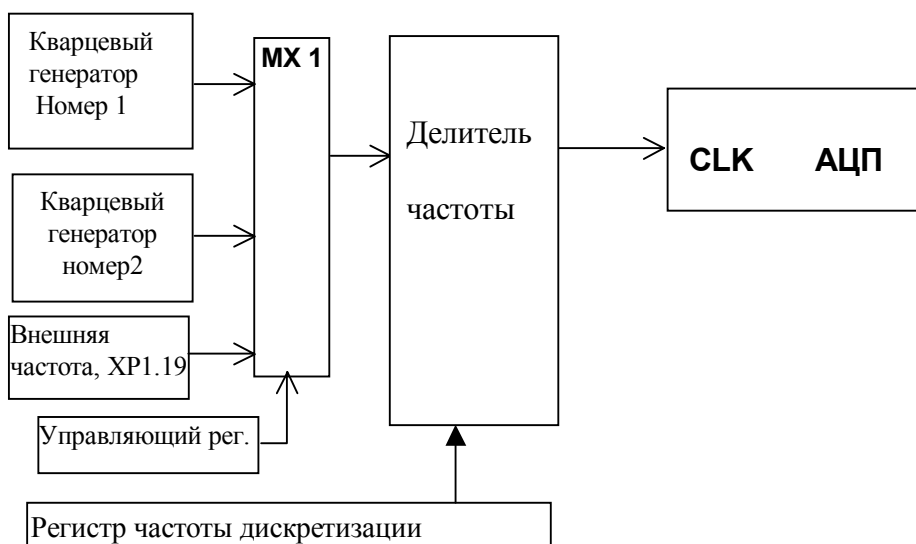


Рис. 3. Структурная схема выбора частоты дискретизации АЦП.

На схеме: приняты следующие обозначения:

- **MX1** – мультиплексор переключения частоты 1-го или 2-го осциллятора или внешнего сигнала.
- **CLK** – вход запуска АЦП;

Выбор частоты осуществляется выбором базовой сетки частот 1-го или 2-го кварцевого генератора или внешней частоты и коэффициентом деления, задаваемым регистром выбора частоты дискретизации. Наличие на плате ЛА-БПХХ высокостабильных кварцевых генераторов с точностью не хуже 10^{-4} позволяет задавать калиброванные, заранее известные интервалы.

Примечание: на платы устанавливаются кварцевые генераторы 80МГц и 60МГц.

Примечание: При работе с внешним источником сигнала необходимо учитывать, что частота дискретизации равна половине частоты входного сигнала.

7.4 Запуск и останов преобразования.

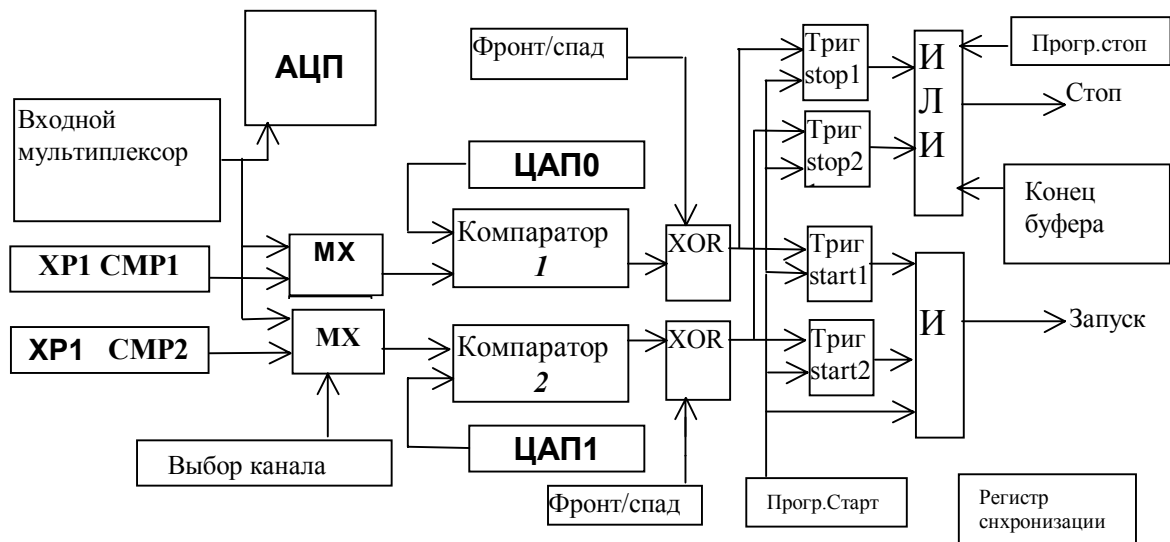


Рис. 4. Структурная схема запуска и останова преобразования.

Программный и останов преобразования.

Для этого режима необходимо выполнить стартовую последовательность. Если в регистре управления синхронизации **не установлены** биты ожидания внешних синхроимпульсов, то происходит старт преобразования, который продолжается до окончания выбранного объема буфера или срабатывания компараторов при установленных битах останова или программного останова.

Для организации специальных режимов работы плата ЛА-БП имеет два компаратора. На один из входов каждого из них подается сигнал либо с входного разъёма (через резистивный делитель 1 к 5), либо с мультиплексного аналогового тракта (выбирается через регистр). На другие входы компараторов подаются сигналы с двух соответствующих ЦАП-ов.

Порог компаратора 1 задаётся программированием канала ЦАП-0, порог компаратора 2 – программированием канала ЦАП-1.

7.5 Цифро-аналоговый преобразователь.

Состав.

Плата имеет два канала цифро-аналогового преобразования, предназначенных для задания порогов срабатывания компараторов синхронизации и рассматриваемые в тексте как один ЦАП. Физически он представляет собой два канала ЦАП, называемые **ЦАП 0** и **ЦАП 1**

Параметры каналов.

Разрядность каждого канала – **8 бит**, выходное напряжение – **$\pm 1V$** . В таблице приведено соответствие входного кода и выходного напряжения:

Входной код (десятичный)	Выходное напряжение, В
255	+1.0
254	+0.992
253	+0.984
...	...
129	+0.0078
128	0.0039
127	-0.0039
...	...
1	-0.992
0	-1.0

Статические характеристики каналов:

- ошибка диапазона выходного сигнала – **3 МЗР**;
- дифференциальная нелинейность – **± 2 МЗР**;
- смещение нуля – **± 2 МЗР**;
- гистерезис не более **± 50 мВ**
- Время установления выходного напряжения с точностью $1/2$ МЗР – **50 мкс**.

Для 8-разрядного ЦАП-а $\text{МЗР} = 2V/256 = 7.8 \text{ мВ}$.

***Дополнительно.** При использовании внешних входов синхронизации необходимо учитывать, что входной сигнал делится по амплитуде резистивным делителем в соотношении 1 к 5. Таким образом при напряжении на выходе ЦАП (например) $+0.5V$ синхронизация произойдет при напряжении $+0.5V$ при синхронизации от исследуемого сигнала, а при синхронизации от внешнего сигнала (вывод CMP1 и CMP2) синхронизация произойдет при напряжении $+0.5 * 5 = +2.5V$.*

***Важно.** Канал синхронизации предназначен для синхронизации, и не является измерительным. Установка амплитуды порога синхронизации позволяет подстроить порог до наиболее надежной синхронизации.*

Программирование.

Программирование каналов ЦАП производится побитной записью в его регистр данных слова размерностью 10 бит, младшие 8 бит которого собственно данные, а 2 старших бита – канал ЦАП-а (нулевой или первый). Для записи данных в **ЦАП 0** следует выполнить следующую последовательность шагов.

- записать в ЦАП число **2** (D1=1);
- сформировать 10-разрядное слово путем добавления к данным “слева” бита, определяющего номер канала (**0** для **нулевого** и **1** для **первого**);
- побитно, начиная со старшего бита, записать это слово в ЦАП через разряд D0, при этом разряд D1 должен быть равен “1”, кроме записи последнего бита, когда нужно установить разряд D1=0.

Пример. Подпрограмма записи в канал ЦАП .

```

wr_dac(int channel, int dat)
{
    int mask = 0x2, datw, i;

    outp(DAC, mask);
    dat = (dat | ((channel & 1) << 8) & 0x1ff);

    for (i = 0; i <= 10; i++)
    {
        datw = mask;
        if (dat & 0x200)    datw = datw | 1;
        if (i == 10)       datw = datw & 0x1;
        outp(DAC, datw);
        dat = dat << 1;
    }
}

```

7.6 Устройство адресного счетчика.

Собранные данные хранятся в модулях памяти, собранных на микросхемах динамической памяти с расширенным доступом. Одновременно работают два модуля в полностраничной записи (выбирается активная строка – и внутри этой строки перебираются все колонки).

Так как для плат используются микросхемы динамической памяти, необходимо проводить регенерацию хранящихся данных. Регенерация происходит в рабочем банке за счет записи информации, а в нерабочем банке - за счет циклов регенерации от шины ISA.

Каждое измеренное значение данных хранится в соответствующей 16 - битной ячейке памяти. Следующее значение заносится в очередную авто инкрементированную ячейку. Адресный счетчик разбит на три части. Длина самого младшего адресного счетчика определена типом используемых модулей и бывает 10, 11 и 12 линий адреса. Следующие две ступени адресного счетчика состоят из счетчика на 10 адресных линий и счетчика самых старших разрядов – его длина зависит от вида и общего объема установленных модулей.

При написании собственного математического обеспечения, для определения конкретной реализации счетчика и вида используемых модулей желательно использовать утилиты *FD.EXE* – для работы под *WINDOWS 95/98* и утилиту *FDDOS.EXE* в режиме *DOS*.

При сборе данных происходит простое инкрементирование адресного счетчика до момента совпадения со значениями, находящимися в регистрах *RADR1* и *RADR2*, которые определяют точку конца буфера собираемых данных. При достижении этого значения происходит останов сбора.

Для приведения всего адресного счетчика к начальному нулевому значению необходимо использовать команду обращения к управляющему регистру *RCON* с установленным битом сброса *RES*.

При работе памяти в режиме чтения – записи от компьютера между циклами обращения и после сбора данных вся память находится в регенерации. Контроллер регенерации формирует требуемые временные диаграммы обращения к памяти, а счетчик регенерации следит за очередностью восстановления строк. Аналогично происходит регенерация на этапе сбора данных – только при этом сбор происходит в одном банке данных, а регенерация - в другом.

Для облегчения доступа к данным собрана схема последовательного изменения отдельных частей содержимого адресного счетчика. Эти функции реализованы при помощи регистра доступа *RAC*. Отдельные биты регистра позволяют, как сбрасывать, так и инкрементировать отдельные части счетчика. Подробнее работа с регистрами описана в следующем разделе.

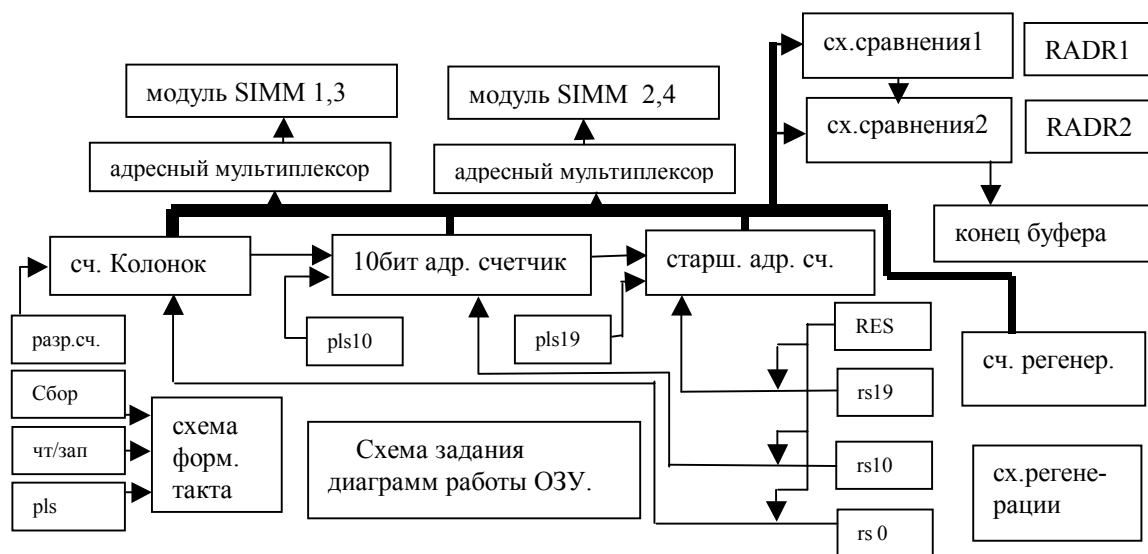


Рис 5. Структура адресного счетчика и его управления.

7.7 ЛА-БП: описание внутренних регистров платы.

BASE-Базовый адрес: *1A8.0A6A5A4.0000*

Где *A8A6A5A4* - положение переключателей на плате, отвечающих за соответствующий бит адреса. Таким образом, общее доступное адресное пространство портов ввода-вывода на плате: от адреса 200H до 370H:

200H, 210H, 220H, 230H, 240H, 250H, 260H, 270H, 300H, 310H, 320H, 330H, 340H, 350H, 360H, 370H (всего 16 базовых зон).

Внутри выбранного адресного пространства 16 рабочих регистров распределены следующим образом:

Сводная таблица регистров

DEC	HEX	Название	Чтение	Запись
БА+0	BASE+0	<i>RDAT</i>	Регистр данных	Регистр данных
БА+1	BASE +1	<i>RIO1</i>	Цифровой порт 1	Цифровой порт 1
БА+2	BASE +2	<i>RIO2</i>	Цифровой порт 2	Цифровой порт 2
БА+3	BASE +3	<i>RMIO</i>		Управляющий регистр цифровых портов
БА+4	BASE +4	<i>UCOMP</i>		Регистр уровня синхронизации
БА+5	BASE +5	<i>XC1</i>	Специальный регистр	Специальный регистр
БА+6	BASE +6	<i>XC2</i>	Специальный регистр	Специальный регистр
БА+7	BASE +7	<i>XC3</i>	Специальный регистр	Специальный регистр
БА+8	BASE +8	<i>RSTAT/ RCON</i>	Статусный регистр	Управляющий регистр
БА+9	BASE +9	<i>MUX</i>		Регистр номеров каналов
БА+10	BASE +A	<i>FSAMP</i>		Регистр частоты дискретизации
БА+11	BASE +B	<i>RSYNC</i>		Регистр управления компараторов
БА+12	BASE +C	<i>RAC</i>		Регистр доступа к счетчику
БА+13	BASE +D	<i>RIRQ</i>		Регистр разрешения, номера прерывания
БА+14	BASE +E	<i>RADR1</i>		Регистр размера буфера (младший)
БА+15	BASE +F	<i>RADR2</i>		Регистр размера буфера (старший)

При описании регистров использованы следующие условные обозначения:

1 - единица

0 - ноль

* - состояние не определено или безразлично (для совместимости с будущими моделями лучше при записи использовать 0).

1) Регистр данных

RDAT (register of DATA)

16R/W*

BASE+0 2 Бита (чтение или запись только словами по 16бит!)

* *Здесь и далее «16» – разрядность регистра; «R» – регистр работает на чтение; «W» – регистр работает на запись.*

Регистр данных 12-битного АЦП

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
AD	AD	AD	AD	AD	AD	AD	AD	AD	AD	AD	AD	CH	CH	CH	CH
11	10	9	8	7	6	5	4	3	2	1	0	3	2	1	0

AD11...AD0: Данные с АЦП (AD0-младший разряд, AD11-старший разряд)

Регистр данных 10-битного АЦП

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
AD	AD	AD	AD	AD	AD	AD	AD	AD	AD	0	0	CH	CH	CH	CH
9	8	7	6	5	4	3	2	1	0			3	2	1	0

AD9...AD0: Данные с АЦП (AD0-младший разряд, AD9-старший разряд)

CH3...CH0: Номер канала измеренных данных.

При чтении или записи слова 16-бит в этот регистр происходит очередное чтение или запись слова «из» или «в» основную память платы по установленному адресу.

После этой операции происходит авто инкремент адресного счетчика, и следующее обращение будет происходить к следующей ячейке памяти.

Доступ к адресному счетчику возможен через регистр RCON (BASE+8) – через общий сброс счетчика (устанавливается начальный адрес 0); через регистр RAC (BASE+0Ch) – через сброс отдельных частей счетчика и инкремент отдельных частей счетчика; заранее известное количество циклов обращения к памяти.

2) Цифровые порты внешнего ввода-вывода

RIO1 u RIO2 (register of input – output)

8 R/W +8 R/W

BASE+1

BASE+2

D7	D6	D5	D4	D3	D2	D1	D0
----	----	----	----	----	----	----	----

Программируемые порты платы позволяют вводить 8 или 16 бит данных, выводить 8 или 16 бит данных. Режим работы портов задается регистром режима портов ввода-вывода.

3) Регистр режимов цифровых портов ввода-вывода

RMIO (register of I/O modes)

8W

BASE+3

D7	D6	D5	D4	D3	D2	D1	D0
*	*	0!	DIR2	*	*	0!	DIR1

D5 и D1 - биты не используются и должны быть установлены в состояние 0.

DIR - DIRECT: Направление передачи данных **в** или **из** буфера

0 - буфер работает на ввод

1 - буфер работает на вывод

При включении питания устанавливается режим ВВОДА.

4) Регистр ввода амплитуды компараторов синхронизации

UCOMP (U comparators)**2W**

BASE+4

D7	D6	D5	D4	D3	D2	D1	D0
*	*	*	*	*	*	CS	SD

CS - CHIP SELECT: Сигнал выборки микросхемы регулировки порогов

SD - SERIAL DATA: Последовательные данные кода порога компараторов

Процедура программирования - 10 битовый последовательный код в соответствии с работой сдвоенного ЦАП (описана выше).

A1	A0	D7	D6	D5	D4	D3	D2	D1	D0
=0	S	D7	D6	D5	D4	D3	D2	D1	D0

A1=0: ВСЕГДА = 0

S: осуществляет выбор 1 или 2 канала

D7...D0: код амплитуды порога срабатывания:

0000.0000 соответствует порогу минус 1.00 Вольт

1000.0000 0 Вольт (+0.039В)

1111.1111 плюс 1.00 Вольт

5) Специальные регистры программирования контроллера

XC1... XC3 (XILINX)**2R/2W**

BASE+5,6,7

D7	D6	D5	D4	D3	D2	D1	D0	
*	*	*	*	*	*	D/P	RESET	W(6)
*	*	*	*	*	*	D/P	INIT	R(6)
*	*	*	*	*	*	POWER	Di	W(5)
*	*	*	*	*	*	IDH	IDL	R(7)
*	*	*	*	*	*	DAT IDW	CLK ID	W(7)
*	*	*	*	*	*	-\\-	CS ID	W(6)
*	*	*	*	*	*	-\\-	DAT IDR	R(5)

Специальные регистры (БА+5, БА+6, БА+7).

Регистры предназначены для управления загрузкой конфигурации платы и её идентификации.

Внимание! Обращение к этим регистрам может привести к нарушению работы платы и потребовать перезагрузку ее конфигурации, по этому не обращайтесь к этим регистрам в режиме записи! При чтении порта БА+6 единичное состояние бита D1сообщает о завершении правильной загрузки в контроллер, однако для этого лучше пользоваться регистром RSTAT (БА+8).

6). Регистр управления входного мультиплексора

MUX (multiplexer)**8W**

BASE+9

D7	D6	D5	D4	D3	D2	D1	D0
To3	To2	To1	To0	Fr3	Fr2	Fr1	Fr0

Fr- FROM: Переключать номера каналов ОТ номера.

To - TO: Считать канал ДО номера.

При одинаковых значениях «Fr» и «To» - осуществляется выбор только одного этого выбранного канала.

Например: двоичный код 1001.0110 приведет к последовательности сканирования каналов 6,7,8,9,6,7... а двоичный код 0011.0011 будет опрашивать только канал номер 3. В режиме ожидания синхронизации будет установлен начальный номер канала. В 8-канальных платах состояние битов D7 и D3 должно иметь значение 0.

7) Регистр коэффициента деления частоты дискретизации.

FSAMP (Frequency of SAMPLES)**8W**

BASE+0Ah

D7	D6	D5	D4	D3	D2	D1	D0
S7	S6	S5	S4	S3	S2	S1	S0

S7...S0 - SCALE: код управления делителя

Регистр определяет коэффициент деления выбранной частоты первого или второго встроенного кварцевого генератора или внешней тактовой частоты, (заданных регистром RCON (BASE+8)).

Код частоты в регистре (hex)	Частота при 80МГц	Частота При 60 МГц	Коэфф. Деления Внешн.
00h	40 МГц	30 МГц	÷ 2
0Fh	20 МГц	15 МГц	÷ 4
7Fh	10 МГц	7.5 МГц	÷ 8
3Fh	5 МГц	3.75 МГц	÷ 16
1Fh	2.5 МГц	1.875 МГц	÷ 32
0Fh	1.25 МГц	937.5 кГц	÷ 64
7h	625 кГц	468.75 кГц	÷ 128
3h	312.5 кГц	234.375 кГц	÷ 256
1h	156.25 кГц	117.1875кГц	÷ 512

Примечание: При работе с внешним источником сигнала необходимо учитывать, что частота дискретизации равна половине частоты входного сигнала.

8) Регистры адреса

RADDR1 и RADDR2 (Register of ADDRESS)**8W + 8W**

BASE+0EH (+14) младший

BASE+0FH (+15) старший

В регистрах указывается размер рабочего буфера в страницах.
При достижении этого значения происходит останов сбора данных.

В платах ЛАБПнХХ-ХХ- с установленной памятью размерностью 10 колонок - размер одной страницы составляет 2Кслов:

RADDR1:

D7	D6	D5	D4	D3	D2	D1	D0
A18	A17	A16	A15	A14	A13	A12	A11

RADDR2:

D7	D6	D5	D4	D3	D2	D1	D0
A26	A25	A24	A23	A22	A21	A20	A19

В платах ЛАБПнХХ-ХХ- с установленной памятью размерностью 11 колонок - размер одной страницы составляет 4Кслов:

RADDR1:

D7	D6	D5	D4	D3	D2	D1	D0
A19	A18	A17	A16	A15	A14	A13	A12

RADDR2:

D7	D6	D5	D4	D3	D2	D1	D0
A27	A26	A25	A24	A23	A22	A21	A20

В платах ЛАБПнХХ-ХХ- с установленной памятью размерностью 12 колонок - размер одной страницы составляет 8Кслов:

RADDR1:

D7	D6	D5	D4	D3	D2	D1	D0
A20	A19	A18	A17	A16	A15	A14	A13

RADDR2:

D7	D6	D5	D4	D3	D2	D1	D0
A28	A27	A26	A25	A24	A23	A22	A21

A0 – A28: соответствующие адресные выходы адресного счетчика слов данных.

Для определения конкретной реализации счетчика и вида используемых модулей желательно использовать утилиты FD.EXE –для работы под WINDOWS 95/98 и утилиту FDDOS.EXE в режиме DOS.

Неиспользуемые биты необходимо устанавливать в 0.

Дополнение. При сборе данных конец сбора осуществляется в середине последней страницы (только в последней странице данных). По этому при сборе данных желательно осуществлять сбор, по крайней мере, на одну страницу больше необходимого.

Правильность содержания в последней страницы памяти не гарантируется.

9) Регистр доступа данных

RAC (register of access)**8W**

BASE+0CH (+12)

D7	D6	D5	D4	D3	D2	D1	D0
0	Rs19	Rs10	Rs0	0	Pls19	Pls10	Pls

Rs: Сброс адресного счетчика

Rs0: сброс счетчика колонок

Rs10: сброс второй части счетчика строк

Rs19: сброс самой старшей части счетчика

Pls10: Разрешение инкрементирования второй части адресного счетчика.

Pls19: Разрешение инкрементирования самой старшей части адресного счетчика.

Pls: собственно импульс инкрементирования

Регистр предназначен для произвольного постраничного доступа к данным находящимся в основной памяти платы. Работа и пример работы с этим регистром приведен в разделе примеров программирования.

10) Регистр синхронизации

RSYNC (register of synchronization)**8W**

BASE+0Bh (БАЗА + 11)

D7	D6	D5	D4	D3	D2	D1	D0
STR2	STP2	F2	EN2	STR1	STP1	F1	EN1
Канал синхронизации 2				Канал синхронизации 1			

STR-START: Наличие "1" в этих разрядах разрешает синхронизацию от аналогового компаратора соответственно в 1 и 2 каналах. Срабатывание соответствующего триггера синхронизации (по фронту или спаду) ЗАПУСКАЕТ процедуру сбора данных.

STP: Наличие "1" в этих разрядах разрешает синхронизацию от аналогового компаратора соответственно в 1 и 2 каналах и срабатывание соответствующего триггера синхронизации (по фронту или спаду) осуществляет КОНЕЦ преобразования.

F- FRONT: запуск от фронта или спада сигнала (0 - фронт, 1 - спад)

EN: Подключение компаратора к внешнему источнику сигнала или к мультиплексному каналу 0 - внешний сигнал, 1-внутренний мультиплексный канал.

11) Регистр управления

RCON (register of control)**8W**

BASE+8

D7	D6	D5	D4	D3	D2	D1	D0
START	RES	*	HLT	*	*	XCL	80/60

START: Взвод триггера преобразования, При сбросе этого бита сразу же начинается сбор данных (или при выполнении условий синхронизации).

RES: Сброс счетчика событий; "0" - нормальная работа.

HLT: Программный останов. Установка этого бита запрещает работу платы – останавливается сбор данных; "0" - нормальная работа.

XCLK: Этот бит отключает основные генераторы и подключает вход внешнего тактового генератора. "1" - разрешен ввод и работа от внешнего тактового сигнала; "0" - работа от встроенных тактовых генераторов.

80/60: Переключение сетки частот с базой 80МГц или 60МГц

"0" - 80 МГц; "1" - 60 МГц

12) Регистр состояния

RSTAT (register of statement)

8R

BASE+8

D7	D6	D5	D4	D3	D2	D1	D0
START	"0"	TS2	TS1	ADR	Done	SYN2	SYN1

START: Бит сообщаящий, что процесс сбора данных идет.

"0" - после загрузки контроллера всегда 0. Можно использовать, как индикатор правильности загрузки контроллера.

DONE: "1" - Процесс сбора данных завершен - вырабатываются запросы на прерывание (при соответствующих разрешающих битах в управляющем регистре); "0"- процесс сбора не завершен: идет сбор данных или ожидание синхронизации.

ADR: Вывод адресного делителя. Сигнал удобно использовать для контроля процесса сбора данных и для программного определения частоты при работе от внешнего источника тактовых импульсов.

SYN- SYNCHRO: Состояния ВЫХОДОВ компараторов синхронизации; "1"- сигнал на входе компаратора превосходит выбранное пороговое напряжение.

TS: Состояния ТРИГГЕРОВ компараторов синхронизации; "1" - соответствующий триггер взведен. "0"- Триггер сброшен. Триггер сбрасывается программно только при стартовой последовательности.

13) Регистр разрешения прерывания

RIRQ (register of interrupt)

8R

BASE+0Dh

D7	D6	D5	D4	D3	D2	D1	D0
EIRQ	*	*	*	N3	N2	N1	N0

EIRQ: Бит разрешения формирования импульса прерывания IRQ по концу процесса сбора данных. "1" - разрешен вывод прерывания по окончанию сбора (программный, от компараторов останова или конца буфера); "0" - вывод прерывания отключен.

N3, N2, N1, N0: определяют номер линии прерывания, которая может быть активирована при помощи бита EIRQ.

Допустимы только следующие возможные комбинации:

линия IRQ	N3	N2	N1	N0
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
14	1	1	1	0
15	1	1	1	1

8 Пример работы и программирования платы.

(Раздел для программистов).

Пример программирования рассмотрен на примере платы ЛА-БПн25-10-64, с установленным базовым адресом 300H.

Для программирования платы необходимо выполнить последовательно несколько шагов. После установки, подключения и включения питания, загрузки компьютера необходимо:

1. Загрузить конфигурацию в контроллер в зависимости от необходимой частоты дискретизации (утилиты *LABP40.COM*, *LABP30.COM* или *LABPLOW.COM* со встроенным файлом конфигурации) - один раз после включения или системного сброса (на некоторых процессорных платах после CTRL-ALT-DEL).

***Информация.** При запуске программ, в случае затруднений, можно запустить программу с ключом (/?) или (-?). При этом программа выдаёт список своих допустимых параметров и возможных ключей. При запуске необходимо следить за сообщениями, выдаваемыми на экран, а в случае возникновения возможных ошибок и неточностей - откорректировать. Вместе с выполняемыми файлами на дискетах находятся примеры и дополнительная информация.*

2. Программируются рабочие регистры, последовательность загрузки не имеет значения (кроме РЕГИСТРА УПРАВЛЕНИЯ BASE+ 08h)). Значения сохраняются до перезаписи соответствующего регистра, сброса, выключения питания.

Итак, загружается:

а. Рабочая частота (из таблицы в описании); запись в соответствующий порт выбранного числа, например:

```
MOV DX,30Ah ; Base + 0Ah = 30Ah если База 300h
MOV AL,7Fh ; Делитель частоты - 8 т.е. При частоте
            ; кварца 80MHz частота дискретизации будет 10MHz
OUT DX,AL ; Собственно запись в регистр
```

б. Режим синхронизации: загружается (или загружаются) ЦАП компараторов синхронизации (значение меняется только загрузкой нового значения или выключением питания). Сброс не меняет значения порога. См. Процедуру программирования ниже или в описании.

в. В регистр синхронизации (+0Bh) заносится число, определяющее тип, режим и полярность синхронизации.

На плате установлены два независимых канала синхронизации. (См. общее описание и описание регистров).

***Пусть необходимо** синхронизировать работу платы по превышению (положительному перепаду) 2-го внешнего канала синхронизации напряжения 0 Вольт.*

Устанавливаем код порога «0Вольт» - 80h (из таблицы)

В порт **Base +4** последовательно записываем коды:

1. **02** - разрешить работу ЦАП;
2. **03** - записываемые данные в канал 2
3. **03** - старший бит кода порога - 80h
4. **02** - следующий бит
5. **02** -..... повтор 6 раз (последующие биты)

10. **02** - последний бит (80h) - равен 0

11. **00** - закончили работать с ЦАП

Теперь на входе компаратора установлено напряжение 0 Вольт.

Набираем побитно **RSYNC** :

STR2= 1; синхронизировать работу

STP2=0 ; не мешать работе

F2=0 ; по фронту

EN2=0; - внешний источник

STR1=0 ; не мешать работе

STP1=0 ; не мешать работе

F1=0 ; состояние безразлично

EN1=0 ; состояние безразлично

итого : 1 0 0 0. 0 0 X X : 80h.

Записываем в регистр (BASE +0Bh) код 80h

г. В регистр мультиплексора (+09h) заносится число, определяющее порядок работы мультиплексора: номера начального и конечного каналов сканирования. (см. Описание регистров)

д. В регистры адреса (+0Eh,+0Fh) заносятся коды, конечного адреса буфера базовой памяти – номер страницы памяти, где необходимо завершить сбор данных.

Эти коды могут отличаться, в зависимости от комплектации. Для определения конкретной реализации необходимо воспользоваться программой *FDDOS.EXE*, по результатам которой, можно определить объём банка памяти, установленный на Вашей плате.

Допустим, получен следующий результат: объём страницы равен 4096 слов.

Это означает, что единица в регистре (+0Eh) соответствует 4Кслов (4096 слов) для Вашего варианта.

Таким образом при записи в регистры:

00h: 08h (Base+0Fh: Base+0Eh) процесс остановится на **(8*4)=32Ксловах**, а

05h: 15h (Base+0Fh: Base+0Eh) процесс сбора остановится на

(5*256*4+16*4+5*4)=5204Ксловах

- Т.к. внутренняя структура сравнения адреса срабатывает с некоторым упреждением, рекомендуется производить измерения с увеличенным, относительно необходимого, размера буфера, например на единицу.

3. В РЕГИСТР РАЗРЕШЕНИЯ ПРЕРЫВАНИЯ (база+0Dh) заносится число, определяющее номер генерируемого прерывания и бит разрешения прерывания.

Пусть необходимо вырабатывать прерывание по линии прерывания IRQ12.

Тогда в регистр **RIRQ** требуется записать число:

1 0 0 0. 1 1 0 0 = 8Ch

Записываем в регистр (BASE +0Dh) код 8Ch

4. В РЕГИСТР УПРАВЛЕНИЯ (база+08h) сначала заносится взводящее число, а затем стартовое число. Взводящее число подготавливает плату к работе:

подключает соответствующие генераторы, сбрасывает адресный счетчик, взводит триггеры синхронизации.

Стартовое число производит запуск платы.
Эти два числа выбираются побитно по соответствию с описанием.

Пусть требуется запустить плату ЛАБПн25-ХХ с внутренним базовым генератором 80МГц, разрешением прерывания по окончанию процесса сбора.
«Собираем код взвода»:

START = 1;- ВЗВОДИМ плату
RESET = 1;- сбрасываем счетчик (счет пойдет с 0 адреса)
HLT = 0; (1- когда требуется программно остановить процесс)
XCL = 0; (Внутренний генератор)
80/60 = 0; (80МГц=0, 60МГц=1)
итого : **1 1 x 0. x x 0 0 = 0C0h.**

Записываем в регистр (BASE +08h) код 0C0h.

Теперь запускаем плату:

START = 0;- запускаем плату
RESET = 0;- прекращаем сбрасывать счетчик
HLT = 0;
XCL = 0; (Внутренний генератор)
80/60 = 0; (80МГц=0, 60МГц=1)
итого : **0 0 x 0. x x 0 0 = 00h.**

Записываем в регистр (BASE +08h) код 0h.

Плата начинает сбор данных в FIFO.

Если в регистре синхронизации не установлены биты STR и STP – собранные Данные из FIFO переписываются в основную память. Если установлены биты STR, то плата осуществляет сбор, однако данные из FIFO не переписываются до срабатывания соответствующего триггера синхронизации. Если требуется прервать процесс сбора - достаточно записать в регистр (BASE +08h) код 10h.

Процесс сбора и состояние платы можно контролировать по **чтению** регистра состояния (BASE +08h) (**В любой момент времени**). Чтение «1» в разряде D2 (Done) означает, что процесс сбора завершен.

Данные находятся в основной памяти, начиная с адреса 0, но если при старте не производить сброс счетчика, и каждый раз прописывать новое значение конечного адреса сбора то можно собрать несколько серий данных.

Для того чтобы считать собранные данные с начала буфера необходимо сбросить счетчик адреса в 0 (записываем в регистр **RCON (BASE +08h)** код **40h**, затем записываем в регистр **0**).

Адресный счетчик устанавливается в 0.

Последовательное **пословное (!)** чтение регистра **RDAT (BASE +0)** будет последовательно выбирать из основной памяти оцифрованные значения сигнала.

Количество считанных слов не ограничивается, поэтому требуемое количество данных должно определяться пользовательской программой. Если не требуется получить весь объем оцифрованных данных, можно считать данные находящиеся в произвольном месте в памяти. Для этого можно воспользоваться регистром **RAC(BASE+0Ch)**, который позволяет получить доступ к данным находящимся в памяти платы. Доступ осуществляется путем инкрементирования старших разрядов адресного счетчика.

Пусть требуется считать данные, начиная с адреса 500.000 – го слова.

Для заданной платы одна страница – 4096Кслов, значит мы должны пропустить $500.000 / 4096 = 122$ страницы.

Счетчик инкрементируется следующим образом:

1. сбрасываем в 0 счетчик (запись в порт **RCON(BASE +8)** чисел **40h** и **0**).
2. Устанавливаем бит разрешения инкремента старшей части адресного счетчика запись в порт **RAC(BASE+0Ch)** числа **2h**, затем **122 раза** осуществляем инкремент адресного счетчика: **122раза** последовательно записываем в порт **RAC (BASE+0Ch)** пару чисел: число **3h**, затем число **2h**. В конце инкрементирования записываем в порт **RAC(BASE+0Ch)** число **0**.
3. Сбрасываем младшую часть счетчика, последовательно записывая в порт **RAC (BASE+0Ch)** число **10h**, затем число **0h**.

Чтение регистра **RDAT (BASE +0)** будет последовательно выбирать слова из основной памяти оцифрованные значения сигнала, находящихся начиная с адреса $122 * 4096 = 499712$ слова. Считав регистр **RDAT (BASE +0)** 288 раза мы получим наше искомое слово: $(122*4096)+288=500.000$. Теперь чтение регистра **RDAT (BASE +0)** будет последовательно выбирать слова из основной памяти оцифрованные значения сигнала, находящихся начиная с адреса 500.000.

9 Указания мер безопасности.

Плата ЛА-БПХХ-XX-XX содержит лишь цепи безопасного низкого напряжения и, согласно ГОСТ 25861-83 (СТ СЭВ 3743-82) п.2.1.2 примечание, не требует специальной защиты персонала от случайного соприкосновения с вторичными цепями платы.

Правила безопасной эксплуатации платы изложены ниже.

10 Подготовка к работе.

10.1 Общие положения.

Заземление.

Все используемые в конфигурации аналоговые и цифровые сигналы должны иметь общее заземление. Цифровая земля должна присоединяться к сигналам DGND соответствующих разъемов платы, аналоговая земля – к сигналам AGND. Другое присоединение, если оно не оговорено специально, недопустимо!

Следует особое внимание обратить на соединение платы с внешними устройствами – источниками сигналов. Если у них есть сетевой вторичный источник питания, необходимо проверить наличие общего заземления для этих устройств и компьютера (или другого устройства), в составе которого используется плата ЛА-БПХХ. Это заземление должно быть сделано до того, как будет подано питание на все устройства.

Напоминание! Все используемые в конфигурации аналоговые и цифровые сигналы должны иметь общее заземление!

Питание.

Желательно, чтобы все устройства с сетевым питанием использовали одну и ту же землю. Это обеспечит одинаковый потенциал у земляного провода устройств, что устранит эффект уравнивания зарядов при присоединении кабелей устройств друг к другу. Этот эффект опасен кратковременным протеканием больших токов даже при обесточенной аппаратуре из-за малого сопротивления земляной шины. Полностью избежать его разрушительного влияния можно, лишь следуя сформулированному выше правилу, т.е. подключая аппаратуру к одной и той же

фазе (фазам) и **только в обесточенных цепях без подключения СЕТЕВЫХ КАБЕЛЕЙ** питания к аппаратуре.

Совет. Попросту говоря, включайте все используемые в одной системе устройства: компьютеры, генераторы, измерительные приборы и т.д. – в один и тот же сетевой "тройник" с общей корпусной шиной, и тогда не придется испытывать разочарование от отказа системы при "непонятных" обстоятельствах.

Сигналы.

При эксплуатации платы во избежание выхода её из строя необходимо использовать источники сигналов только с известными выходными характеристиками, не превышающими предельно допустимых значений.

Внимание! Максимальное входное напряжение для платы ЛА-БПХХ ± 15 В.

10.2 Установка платы.

Плата рассчитана для установки в один из слотов IBM PC-AT, от которой она получает питание по цепи +5В: 700mA.

Внимание! При установке нескольких плат учитывайте потребление всех плат, таким образом, что бы не превысить максимальные токи источника питания!

Подготовка.

Предварительно необходимо определить свободное от других устройств адресное пространство ПК, которое может быть отведено для регистров платы, и выбрать в соответствии с этим подходящий для нее базовый адрес: Переустановите переключатель SA1 согласно выбранного БА.

Примечание. В комплект поставки входят только ответные части разъёмов. Разумеется, перед сборкой системы их нужно соответствующим образом дополнить кабелями.

Перед установкой платы необходимо выключить компьютер и все периферийные устройства (такие, например, как принтер и монитор), отключить от питающей сети все компоненты системы, вскрыть кожух компьютера, определить свободное место для вставляемой платы. Вынуть заглушку из задней стенки компьютера (отвинтить или выломать по линиям излома).

Установка.

При распаковке и установке платы необходимо учитывать то обстоятельство, что платы ЛАБП, являются изделиями, чувствительными к статическому электричеству. Поэтому, перед тем, как взять плату или вставить плату в компьютер, необходимо снять с себя статический заряд. Для этого необходимо использовать специальный антистатический браслет или прикоснуться к заземленному устройству. Так же не рекомендуется касаться руками соединителей и частей разъёмов.

Аккуратно вставить без перекосов плату в свободный слот ПК. При этом необходимо следить за тем, что бы задняя часть платы ЛАБП не касалась и не упиралась на элементы, установленные на несущей процессорной (материнской) плате.

Дополнительно. Перед каждой установкой платы необходимо протереть разъём, вставляемый в слот IBM PC-AT, слегка увлажнённой спиртом хлопчатобумажной тканью.

Закрепите плату винтом за верхнюю часть крепёжно-установочного кронштейна на задней панели ПК.

Подсоедините, если нужно, к внутренним разъёмам платы необходимые кабели.

Закройте крышку компьютера и закрепите ее винтами.

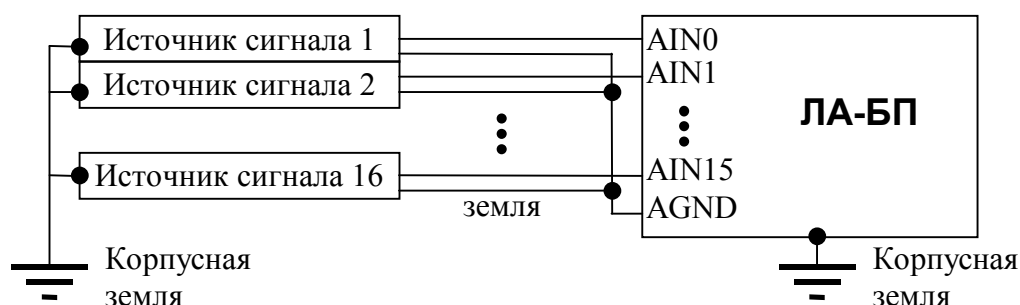
К разъёму ХР1 присоедините разъём с кабелем, соединяющим плату с периферийными устройствами.

На этом аппаратная часть установки платы завершена.

11 Порядок работы.

11.1 Указания по подключению сигналов.

ЛА-БП позволяет использовать максимальное число входных каналов – до 16. Если используются не все каналы, то неиспользуемые необходимо заземлить – присоединить их входы к аналоговой земле AGND. Для подключения сигналов желательно использовать экранированный кабель. В этом случае схема соединения с каждым источником должна быть следующей:



Важно. Следует обратить внимание – земляной провод источника сигнала соединяется с землей AGND платы, но не соединяется с корпусом источника сигнала. Такое соединение максимально выравнивает потенциал провода земли

11.2 Управление и программирование.

Управление платой осуществляется программированием через ISA-шину ПК. Для облегчения работы с платой в комплект поставки включаются различные программы и библиотеки. Все программы включают встроенные средства помощи и вызываются при запуске при помощи ключей -?, /?

Кроме того, ПО поставки включает обязательный компонент – программу загрузки конфигурации. **Обязательно сохраните резервную копию программ, особенно программы загрузчика.**

11.2.1 Программа загрузки конфигурации.

Как уже отмечалось, конфигурация платы – программно загружаемая. При включении платы или после системного сброса в плату должны быть записаны данные конфигурации. Загружается файл с помощью программ *LABP40.COM*, *LABP30.COM*, *LABPLOW.COM*.

*При работе под WINDOWS-95/98 используются загрузочные модули данных аналогичных названий, имеющие расширение *.BIT, а собственно процедура загрузки находится внутри соответствующих драйверов.*

Информация. При запуске программ, в случае затруднений, можно запустить программу с ключом (/?) или (-?). При этом программа выдаёт список своих допустимых параметров и возможных ключей. При запуске необходимо следить за сообщениями, выдаваемыми на экран, а в случае возникновения возможных ошибок и неточностей - откорректировать. Вместе с выполняемыми файлами на дискетах находятся примеры и дополнительная информация.

Командная строка:

***.COM /b<БА>**

или

***.COM /n<n>**

где <БА> – базовый адрес платы.

где <n> – порядковый номер платы в адресном пространстве.

Пример: LABP40.COM /b330 – так выглядит строка загрузки платы с базовым адресом 330Н загрузчика, работающего на частотах 40МГц.

(Ключи /b , /B, /n , /N – латинский шрифт допустимы большие и маленькие буквы.)

Кроме того, добавлены ключи идентификации платы (/i или /I)- поиска плат и базовых адресов, а так же ключи, по которым можно было бы определить конкретную версию и дату создания загрузочного кода – (/h или /H).

Недопустимо использовать один и тот же загрузчик для разнотипных плат.

Примечание1. Удобно включать указанную командную строку в командный (.bat) файл.

Примечание2. Для работы платы в разных режимах могут присутствовать несколько разных загрузчиков. Конкретные данные находятся в директории *LOADER*.

КАТЕГОРИЧЕСКИ НЕЛЬЗЯ РЕДАКТИРОВАТЬ ИЛИ ИЗМЕНЯТЬ КОД ЗАГРУЗЧИКА!!!

11.2.2 Тесты и примеры.

Каталог **TST&EXMP.DOS** содержит ряд тестовых программ и примеров с исходными текстами на языке С. Их изучение должно помочь разобраться в программировании платы и сократить время на ее адаптацию к условиям работы пользователя.

11.2.2.1 Программа проверки памяти.

Программа **TSTMEMxx.COM** – позволяет проверить работоспособность установленной памяти, интерфейсной части (xx- в названии программы показывает максимальный объем памяти, проверяемый данной программой). Максимальный проверяемый объем - фиксированный, и зависит от типа поставляемой платы.

На начальной стадии проверяется состояние загрузки конфигурации платы и производится пробный цикл измерения, при этом непрерывно система следит за состоянием бита готовности.

Выдача сообщения на экран о *не готовности* позволяет примерно оценить производительность системы в целом.

В процессе проверки последовательно осуществляется полная запись и последующее чтение данных со всего объема памяти (32 – битный адресный и инверсно-адресный тест). Процесс проверки сопровождается постраничным выводом текущего сегментного 32-битного адреса. При проверке осуществляется вывод ошибочного и требуемого кода.

Наличие ошибок недопустимо.

Необходимо отметить, что тест памяти работает только на платах, имеющих базовый адрес 300H.

11.2.2.2 Программа установки синхронизации.

Данная программа предназначена для установки уровней и условий синхронизации платы АЦП ЛА-БП.

Для запуска нужно указать в командной строке

synchro.exe <файл конфигурации>

В файле конфигурации необходимо написать:

BASE=<базовый адрес>

Значение базового адреса можно ввести в формате языка C.

Базовый адрес на плате устанавливается, как описано выше.

CMP1 = 0..1

CMP2 = 0..1

Тип синхронизации для каналов 1 и 2

0 - по внешнему каналу

1 - по внутреннему каналу;

POS1 = 0..1

POS2 = 0..1

Тип запуска для каналов 1 и 2

0 - по положительному перепаду входного сигнала

1 - по спаду входного сигнала

START1 = 0..1

START2 = 0..1

Разрешение работы каналов 1 и 2

0 - канал не задействован (установка START1 = 0 и START2 = 0 позволяет осуществить программный запуск без синхронизации)

1 - канал задействован и плата начнет сбор от момента прихода синхронизации.

UP1, UP2 - пороговое напряжение для каналов 1 и 2 в вольтах.

Если синхронизация по внутреннему каналу, то UPx = -1B..+1B

Если синхронизация по внешнему каналу, то UPx = -5B..+5B

11.2.3 Спектроанализатор.

Программа спектроанализатора является примером законченного приложения MS DOS, демонстрирующим возможности создания на базе платы ЛА-БП того, что принято относить к понятию “виртуальный прибор”. Данная программа является в достаточной степени демонстрационной, но в некоторых случаях может оказаться полезной и с практической точки зрения, особенно для проверки платы и при подготовке экспериментов и планировании и систем.

11.2.4 Утилита сбора данных.

Программа **DSK_LABP.EXE** позволяет запустить сбор данных и записать их на диск. Описание программы, ключей и пример использования можно найти на прилагаемой дискете.

Приложение 1. Динамические параметры АЦК.

Регламентирующие документы.

При оценке метрологических характеристик АЦП обычно пользуются параметрами, которые регламентируются ГОСТ 24736-81 и ОСТ 1100783-84. В эти параметры входят:

- число разрядов АЦП;
- время преобразования;
- нелинейность;
- дифференциальная нелинейность;
- амплитудно-частотная характеристика (АЧХ);

Согласно указанным нормативным документам, параметры АЦП определяются при подаче на его вход постоянных уровней напряжения во всем динамическом диапазоне преобразователя. Исключение составляют АЧХ, которые определяются при подаче на вход АЦП гармонических воздействий.

Дополнения.

В реальных условиях АЦП часто используются для преобразования в цифровой код переменных входных воздействий, а в таком режиме упомянутых параметров и знания АЧХ может оказаться недостаточно для определения применимости АЦП в конкретных условиях. В этом свете важно отметить следующее.

1. Естественным называть статическим режимом работы АЦП такой, при котором за время преобразования входной сигнал меняется не более величины МЗР АЦП. При этом входной сигнал для самого АЦП будет **статическим**, хотя для тракта, по которому распространяется сигнал до того, как попадет в АЦП, он является **динамическим**.

2. Так как наряду с АЦП часто используются другие устройства, такие как: мультиплексоры, усилители, фильтры, УВХ, их искажения будут суммироваться с погрешностью АЦП и определять метрологическую характеристику (МХ) адаптера, в состав которого входит АЦП. Кроме того, в настоящее время развитие микроэлектроники привело к тому, что многие из перечисленных устройств стали неотъемлемой частью микросхем АЦП.

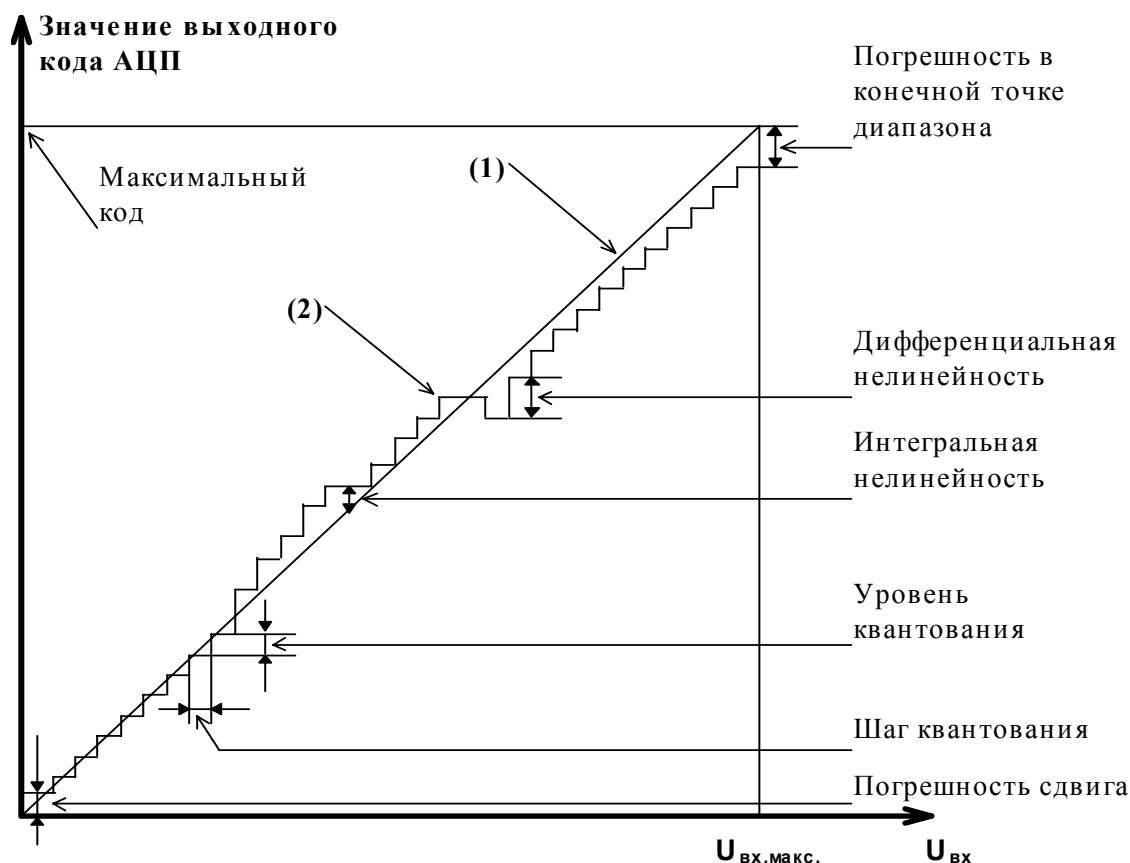
В конечном счёте, очень важно, чтобы параметры АЦП и АЦК были наилучшим образом ориентированы на конкретное применение.

Основные параметры.

Здесь описываются параметры АЦП, которые необходимо знать в первую очередь. Сюда относятся как классические параметры, упоминавшиеся выше, так и некоторые дополнительные.

Классические параметры АЦП.

Приводимый здесь рисунок призван помочь более наглядно представить предмет обсуждения.



- **Характеристика преобразования (2)** – зависимость выходного кода АЦП от входного напряжения $U_{вх}$.
- **Идеальная характеристика преобразования (1)** – прямая линия, “наиболее приближенная” к точкам характеристики преобразования.
- **Число разрядов АЦП, N .** Двоичный логарифм максимального числа кодовых комбинаций на выходе АЦП. Если число разрядов N , тогда число 2^N даст количество комбинаций в выходном коде преобразователя, при этом их диапазон будет $1 \div (2^N - 1)$.

Пример. Для 12-разрядного АЦП количество комбинаций составит $2^{12} = 4096$ в диапазоне от 0 до 4095.

- **Время преобразования, $t_{пр}$.** Интервал времени от начала преобразования АЦП до появления на выходе кода, соответствующего входному напряжению.
- **Погрешность сдвига.** Смещение характеристики преобразования в точке начала координат графика. После того как АЦП сбалансирован, то есть минимальное значение кода АЦП соответствует минимальному входному напряжению, может остаться отличие реальной характеристики от идеальной.
- **Отклонение в конечной точке, $\delta_{пд}$.** Погрешность диапазона, т.е. погрешность преобразователя в конечной точке диапазона.

Примечание. Обычно погрешность сдвига и диапазона выражаются в единицах МЗР.

- **Интегральная нелинейность** (или просто **нелинейность**). Отклонение от идеальной характеристики преобразования точек реальной характеристики, делящих пополам расстояние между средними значениями пороговых уровней (см. график). Измеряется в процентах или единицах МЗР.

Примечание. При разработке АЦП предусматривают возможность регулировки погрешности сдвига и диапазона, а также нелинейности для их минимизации.

- **Дифференциальная нелинейность (не монотонность), $\delta_{\text{диф}}$** . Отклонение разности двух аналоговых сигналов, соответствующих последовательной смене кодов, от значения, соответствующего единице МЗР. Иначе говоря, при монотонном увеличении сигнала на выходе АЦП может возникать код, который соответствует одному и тому же входному сигналу, в то время как сам входной сигнал изменился более одного шага квантования, который равен $U_{\text{ВХ.МАКС}}/2^N$. Измеряется в процентах или единицах ИЗР.

Пример. Дифференциальная нелинейность в половину МЗР говорит о том, что два входных уровня, различающихся на половину шага квантования, вызвали появление соответствующих соседних кодов на выходе АЦП.

Примечание. В реальном АЦП по каким-либо причинам может возникать пропадание кода на его выходе, что эквивалентно появлению дифференциальной нелинейности. Отличие в том, что сама по себе дифференциальная погрешность является систематической погрешностью, то есть, возникает **всегда** при подаче на вход АЦП соответствующего входного сигнала, а пропадание кода чаще является случайным процессом.

Дополнительные параметры.

Для того чтобы измерить метрологические характеристики АЦК, можно подать на его вход тестовый синусоидальный сигнал и вычислить затем с помощью быстрого преобразования Фурье (БПФ) частотный спектр выходного сигнала АЦП. В качестве калибровочного выбирается гармонический синусоидальный сигнал низкочастотного генератора с искажениями, приемлемыми для работы с АЦП имеющейся разрядности.

Примечание. Под **сигналом** далее подразумевается спектральная составляющая, соответствующая входному сигналу калибровки. **Шум** определяется как совокупность всех остальных нежелательных компонент: побочных частот и шумового фона, не считая гармоник сигнала.

- **Отношение С/Ш.** Для его получения необходимо просуммировать мощности спектральных составляющих, за исключением постоянной составляющей и гармоник сигнала, и вычислить отношение мощности главной спектральной составляющей к результату суммирования.

В случае идеального АЦП БПФ измеренной реализации даст узкополосный спектр с ярко выраженным главным максимумом, соответствующим частоте подаваемого на вход АЦП синусоидального напряжения. Причём, мощность, сосредоточенная вблизи главного максимума, по отношению к остальной мощности, распределенной в остальной части частотного диапазона, будет максимальна.

На практике отношение С/Ш может учитывать гармоники основной частоты, если это указано специально. Такой параметр называют **отношение сигнала к шуму плюс искажения** ($S/[\text{Ш}+И]$). В этом случае справедливо соотношение $S/\text{Ш}[\text{дБ}] = (6,02 \cdot N + 1,76)$. В случае идеального 12-разрядного АЦП с учетом погрешностей дискретизации это даст $6,02 \times 12 + 1,76 = 74[\text{дБ}]$.

Использование реального АЦП, неминуемо вносящего погрешности в процесс измерения, приведет к ухудшению этого параметра.

- **Коэффициент гармонических искажений ($K_{ги}$).** Определяется нелинейностью характеристики преобразования и вычисляется как отношение суммы рассчитанных вышеописанным образом мощностей к мощности главной спектральной составляющей или первой гармонике.

Пример. Для случая использования 2-й, 3-й, 4-й и 5-й гармоник

$$K_{ги} [\text{дБ}] = 10\text{Lg}((A_2)^2 + (A_3)^2 + (A_4)^2 + (A_5)^2) / (A_1)^2),$$

где A_1 – амплитуда основной гармоники, $A_{2...5}$ – амплитуды гармоник основной частоты.

- **Реальный динамический диапазон (РДД).** Определяется как отношение энергии основной спектральной составляющей сигнала, к амплитуде следующей по величине гармоники или шумовому выбросу. Важное значение приобретает знание РДД в тех применениях, где гармоники, побочные составляющие и шумы не должны превосходить по уровню самый слабый из подлежащих преобразованию сигнал. В большинстве случаев эту информацию дает оценка уровня гармоник в полосе АЦК, поскольку большая из гармоник обычно превосходит шумовой фон и побочные компоненты. Знание реального динамического диапазона АЦК в составе радиолокационной системы обеспечит возможность оценки её применимости для определения слабых сигналов.

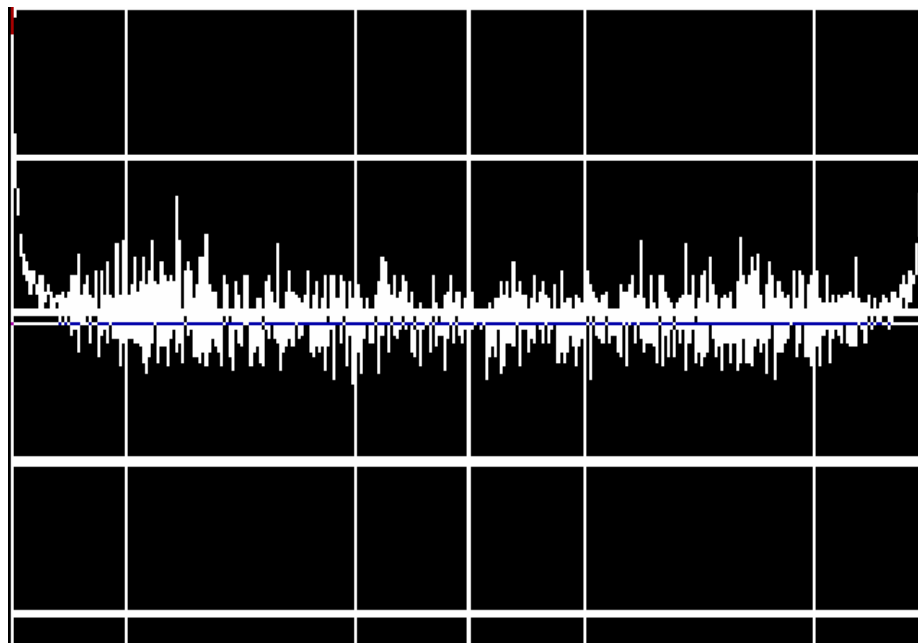
- **Число эффективных разрядов ($ЧЭР$), $N_{эфф}$.** Шум и гармоники влияют на точность измерений. Можно сказать, что у АЦП уменьшается разрядность. ЧЭР учитывает любые виды погрешностей. Все ошибки преобразователя, обусловленные дифференциальной и интегральной нелинейностями, апертурной неопределенностью и пропуском кодов, выступают как составляющие некоторой суммарной среднеквадратической погрешности. ЧЭР можно вычислить по формуле: $N_{эфф} = (C/Ш - 1,76) / 6,02$, подав на ПСД калибровочный сигнал и получив экспериментально $C/[Ш+И]$ с помощью преобразования Фурье.

Результаты калибровки.

Оборудование, созданное Центром АЦП ЗАО "Руднев-Шиляев", позволяет калибровать АЦК в динамическом режиме по параметрам, получаемым с помощью БПФ, с точностью до 16 разрядов и оценивать параметры АЦК с точностью до 24 разрядов. Форма представления результатов калибровки с помощью программно-аппаратного комплекса показана ниже (экранная копия, полученная с помощью программы "Спектроанализатор" для MS DOS).

Дифференциальная нелинейность.

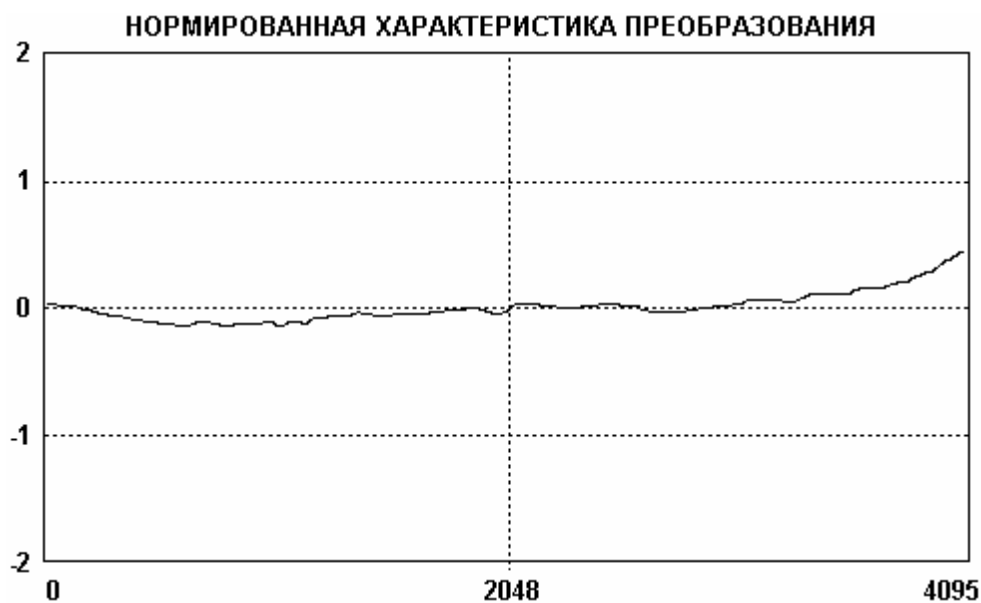
Для той же входной частоты приведён график распределения дифференциальной нелинейности в динамическом режиме калибровки АЦП.



По горизонтальной оси отложены шаги квантования, по вертикальной значения дифференциальной нелинейности.

Усредненная характеристика преобразования.

На последнем графике представлена усредненная разность идеальной и реальной характеристик преобразования.



Приложение 2. Примерное распределение адресного пространства IBM PC/AT.

АДРЕС	НАЗВАНИЕ УСТРОЙСТВА
0÷0FF	Ресурсы системной платы
1F0÷1F7	НЖМД (винчестер) IBM PC
200÷20F	ЛА-2ЦАП5 (двухканальный 12-разр. ЦАП, 5 мкс)
210÷21F	ЛА-2ЦАП70 (двухканальный 12-разр. ЦАП, 70 мкс)
220÷22F	ЛА-70М3 (12-разрядный АЦП 70 мкс, 16 линий ЦП)
230÷23F	ЛА-32Д (цифровой порт, 16 линий ввода/вывода)
240÷24F	ЛА-н25 (двухканальный 10-разр. АЦП, 40 МГц)
250÷25F	ЛА-20 (16-разр. АЦП, 10 мкс)
260÷26F	ЛА-ADSP (12 разрядный АЦП 3 мкс, 16 линий ввода/вывода процессор ADSP-2105)
278÷27F	параллельный порт принтера LPT2
2F8÷2FF	последовательный порт COM2
300÷30F	ЛА-24Д (цифровой порт, 24 линии ввода/вывода)
310÷31F	ЛА-1,5 (12-разрядный АЦП, 2 мкс с FIFO, 16 линий ЦП внешняя цифровая шина (ВЦШ) для ЛА-TMS31) ЛА-3М3 (12 разрядный АЦП 3 мкс, 16 линий ЦП внешняя цифровая шина (ВЦШ) для ЛА-TMS31)
320÷32F	ЛА-TMS31 (плата с TMS320C31 40 МГц, 384 кб)
330÷33F	ЛА-TMP (два трехканальных счётчика/таймера)
340÷34F	ЛА-н10 (2-канальный 8 разр. осциллограф 50 МГц)
350÷35F	ЛА-И24 (24 разр. 3 канальный АЦП 20 мс)
360÷36F	ЛА-8 (12 разр. АЦП 10 мкс, гальв. 1,5 кВ)
378÷37F	параллельный порт принтера LPT1
3B0÷3BB	EGA, VGA и SVGA
3C0÷3CF	
3D0÷3DF	графический адаптер монитора, VGA
3F0÷3F7	контроллер дисковода (НГМД)
3F8÷3FF	последовательный порт COM1
400÷0FFFF	Системные ресурсы, ресурсы PCI, и т.д.

Приложение 3. Числовые соотношения.

1. Числовые соотношения для АЦП и ЦАП.

Число разрядов, N	2^N	Погрешность, (МЗР/ $2^N \cdot 100$ %)	Напряжение На МЗР, В	Затухание, $20 \cdot \lg(\text{МЗР}/2^N)$, дБ
0	1	100	10,0000000	0,0
1	2	50	5,0000000	-6,0
2	4	25	2,5000000	-12,0
3	8	12,5	1,2500000	-18,1
4	16	6,25	0,6250000	-24,1
5	32	3,125	0,3125000	-30,1
6	64	1,563	0,1562500	-36,1
7	128	0,781	0,0781250	-42,1
8	256	0,391	0,0390625	-48,2
9	512	0,195	0,0195313	-54,2
10	1024	0,0977	0,0097656	-60,2
11	2048	0,0488	0,0048828	-66,2
12	4096	0,0244	0,0024414	-72,2
13	8192	0,0122	0,0012207	-78,3
14	16384	0,0061	0,0006104	-84,3
15	32768	0,00305	0,0003052	-90,3
16	65536	0,00153	0,0001526	-96,3
17	131072	0,000763	0,0000763	-102,4
18	262144	0,000381	0,0000381	-108,4
19	524288	0,000191	0,0000191	-114,4
20	1048576	0,0000954	0,0000095	-120,4
21	2097152	0,0000477	0,0000048	-126,4
22	4194304	0,0000238	0,0000024	-132,5
23	8388608	0,0000119	0,0000012	-138,5
24	16777216	0,00000596	0,0000006	-144,5

2. Префиксы единиц измерения и соответствующие им модифицирующие множители.

Префикс	Значение	Множитель
п-	пико-	10^{-12}
н-	нано-	10^{-9}
мк-	микро-	10^{-6}
м-	милли-	10^{-3}
д-	деци-	10^{-1}
к-	кило-	10^3
М-	мега-	10^6
Г-	гига-	10^9

3. Соотношения между дБ и амплитудным коэффициентом усиления K_{yc} , $P[дБ] = 20 \cdot \lg(K_{yc})$.

Р, дБ	Коэффициент усиления
0	1,000
1	1,122
2	1,259
3	1,413
4	1,585
5	1,778
6	1,995
7	2,239
8	2,512
9	2,818
10	3,162
11	3,548
12	3,981
13	4,467
14	5,012
15	5,623
16	6,310
17	7,079
18	7,943
19	8,913
20	10
30	32
40	100
50	316
60	1000
70	3162
80	10000
90	31623
100	100000
110	316228
120	1000000

Приложение 4. Словарь сокращений.

Английские сокращения.

AGND – (analog ground) аналоговая земля. В ЛАБП используется для подключения к плате земли внешних аналоговых сигналов.

DGND – (digital ground) цифровая земля. В ЛАБП используется для подключения к плате земли внешних цифровых устройств.

FIFO –(first-in-first-out) Способ организации памяти.

LSB (least significant byte) – наименее значимый байт.

MSB (most significant byte) – наиболее значимый байт.

IRQ (interrupt request) – запрос на прерывание

Русские сокращения.

АЦК – аналогово-цифровой канал. Совокупность аналоговых и цифровых устройств, соединённых определенным образом.

АЦП – аналогово-цифровой преобразователь.

БА – базовый адрес. Шестнадцатеричное число, указывающее место платы в адресном пространстве IBM PC

БПФ – быстрое преобразование Фурье.

КГИ – коэффициент гармонических отношений.

МЗР – младший значащий разряд. Минимальное входное напряжение, разрешаемое АЦП. Для АЦП с N разрядами в выходном регистре он равен отношению максимально-му размаху входного напряжения АЦП, деленному на 2^N .

МХ – метрологическая характеристика.

ПДП – режим прямого доступа к памяти.

ПК – персональный компьютер.

ПО – программное обеспечение.

ПСД – плата сбора данных.

ПЭВМ – персональная электронно-вычислительная машина (персональный компьютер).

РДД – реальный динамический диапазон.

СКО – среднеквадратичное отклонение.

С/Ш – отношение сигнал/шум.

ТО – техническое описание.

ТТЛ – транзисторно-транзисторная логика.

УВХ – устройство выборки-хранения.

ЦАК – цифроаналоговый канал.

ЦАП – цифро-аналоговый преобразователь.

ЧЭР – число эффективных разрядов.

Приложение 5.

Сигналы связи платы ЛА-БП с шиной ISA-16*.

ВЫВОД	название	I/O	ВЫВОД	название	I/O
A1			B1	Земля	-
A2	SD7	I/O	B2	RESET	I
A3	SD6	I/O	B3	+5V DC	-
A4	SD5	I/O	B4		
A5	SD4	I/O	B5		
A6	SD3	I/O	B6		
A7	SD2	I/O	B7		
A8	SD1	I/O	B8		
A9	SD0	I/O	B9		
A10	-I/O CHECK READY	I	B10	Земля	
A11	AEN	I	B11		
A12		I	B12		
A13		I	B13	-I/O WRITE	I
A14		I	B14	-I/O READ	I
A15		I	B15		
A16	SA15	I	B16		
A17	SA14	I	B17		
A18	SA13	I	B18		
A19	SA12	I	B19	-REFRESH	I
A20	SA11	I	B20	CLK	I
A21	SA10	I	B21		
A22	SA9	I	B22		
A23	SA8	I	B23		
A24	SA7	I	B24		
A25	SA6	I	B25		
A26	SA5	I	B26		
A27	SA4	I	B27		
A28	SA3	I	B28		
A29	SA2	I	B29	+5V DC	-
A30	SA1	I	B30		
A31	SA0	I	B31	Земля	-
C1			D1		
C2			D2	-I/O CS16	I
C3			D3	IRQ10	I
C4			D4	IRQ11	I
C5			D5	IRQ12	I
C6			D6	IRQ15	I
C7			D7	IRQ14	I
C8			D8		
C9			D9		
C10			D10		
C11	SD8	I/O	D11		
C12	SD9	I/O	D12		
C13	SD10	I/O	D13		
C14	SD11	I/O	D14		
C15	SD12	I/O	D15		
C16	SD13	I/O	D16	+5V DC	-
C17	SD14	I/O	D17		
C18	SD15	I/O	D18	Земля	-

*При подключении плат ЛАБП необходимо следить за полным составом вышеперечисленных выводов в нестандартных конфигурациях.

Приложение 6. Словарь терминов.

Адаптер – устройство, предназначенное для работы в составе IBM PC (вставляется в один из его и получает от него питание) и обеспечивает сопряжение и взаимодействие двух или более технических средств с различными интерфейсами и/или протоколами.

Байт – последовательность битов, обычно 8. Каждый байт соответствует одному знаку данных, букве, символу, цифре. Используется в качестве единицы ёмкости запоминающих устройств.

Бит – двоичная единица измерения количества информации.

Данные – информация, которая представлена в формализованном виде и предназначена для обработки с помощью технических средств или уже обработана ими.

Дифференциальный режим – режим, когда входной сигнал формируется из двух противофазных составляющих относительно шины земли.

Драйвер – 1) блок управления, формирующий нормируемые сигналы на линиях интерфейса; 2) Программа управления конкретным периферийным устройством.

Интерфейс – совокупность средств и правил, обеспечивающих взаимодействие компонентов вычислительной системы или сети.

Обработка данных – системное выполнение операций над данными.

Однополюсный режим – режим, когда входной сигнал имеет только одну составляющую относительно шины земли.

Однополярный режим – режим, когда входной сигнал принимает как правило, только положительные значения, например, 1 В.

Прерывание – принудительное изменение нормальной последовательности выполнения операции программы. Часто отрабатывается в ответ на запрос внешнего устройства.

Протокол – совокупность правил, определяющая взаимодействие абонентов системы, сети и описывающая способ выполнения определённого класса функций.

Процесс – конечная последовательность событий, выполняемая в системе обработки данных при определённых условиях для достижения заданной цели или результата. Процесс способен взаимодействовать с другими процессами и/или пользователями в данной или других системах обработки данных.

Разъём – физическое устройство, которое может быть соединено с другими аналогичными устройствами с целью передачи одного или более сигналов.

Синфазная помеха – сигнал помехи, имеющий в обоих сигнальных проводах одну и ту же фазу, в отличие от полезного сигнала, имеющего в проводах противоположные фазы.

Система обработки данных – система, выполняющая автоматизированную обработку данных и включающая технические средства обработки данных и программное обеспечение, а также методы и процедуры обработки и управления.

Слово – определённое сочетание битов, имеющее конечную длину и рассматриваемое как единое целое при передаче, приёме, обработке, отображении и хранении данных. В IBM PC обычно подразумевается 16-битное слово.

Шина (Bus) – группа линий связи, предназначенных для выполнения определённой операции в процессе обмена данными.